

4

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-255896

(43)Date of publication of application : 10.09.2003

(51)Int.Cl. G09G 3/30
G09G 3/20(21)Application number : 2002-056555 (71)Applicant : SEMICONDUCTOR ENERGY LAB
CO LTD

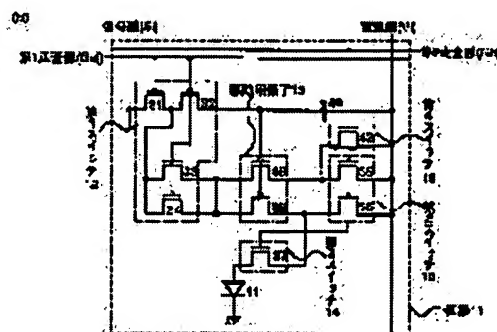
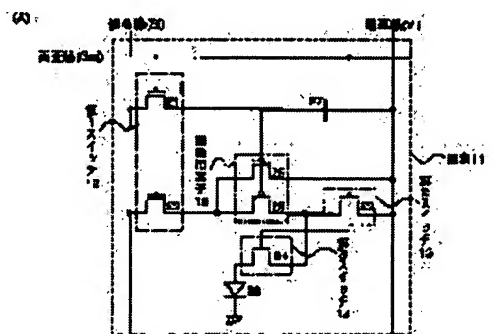
(22)Date of filing : 01.03.2002 (72)Inventor : INUKAI KAZUTAKA

(54) DISPLAY DEVICE, LIGHT EMITTING DEVICE AND ELECTRONIC EQUIPMENT

(57)Abstract:

PROBLEM TO BE SOLVED: To provide an AM type OLED display device in which fluctuation in an OLED element driving current is sufficiently suppressed.

SOLUTION: When a data current is read into pixels, a plurality of transistors is connected in parallel. When self-light emitting elements are to be light emitted, the transistors are serially connected. As a result, even though fluctuation exists among a plurality of transistors which constitute driving elements within one and the same pixel, adverse effect caused by the fluctuation is suppressed to a lower level and fluctuation in luminance of the light emission among the pixels is practically prevented.



LEGAL STATUS

[Date of request for examination] 01.03.2005

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's
decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-255896

(P2003-255896A)

(43) 公開日 平成15年9月10日 (2003.9.10)

(51) Int.Cl.⁷

G 0 9 G 3/30

3/20

識別記号

6 1 1

6 2 4

6 4 1

6 4 2

F I

G 0 9 G 3/30

3/20

テーマコード^{*} (参考)

J 5 C 0 8 0

6 1 1 H

6 2 4 B

6 4 1 D

6 4 2 A

審査請求 未請求 請求項の数20 OL (全 18 頁)

(21) 出願番号

特願2002-56555 (P2002-56555)

(22) 出願日

平成14年3月1日 (2002.3.1)

(71) 出願人 000153878

株式会社半導体エネルギー研究所

神奈川県厚木市長谷398番地

(72) 発明者 犬飼 和隆

神奈川県厚木市長谷398番地 株式会社半

導体エネルギー研究所内

Fターム (参考) 5C080 AA06 AA07 AA08 AA18 BB05

CC03 DD02 DD03 DD05 DD08

DD28 EE19 EE29 EE30 FF11

GG07 GG08 HH09 JJ02 JJ03

JJ05 JJ06 KK02 KK04 KK07

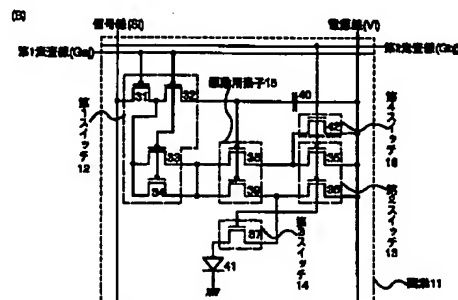
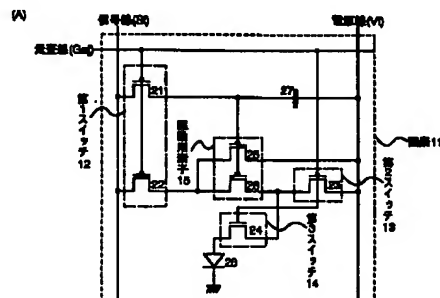
KK23 KK43 KK50 KK52

(54) 【発明の名称】 表示装置、発光装置及び電子機器

(57) 【要約】

【課題】 OLED素子駆動電流のバラつきが十分に抑制されたAM型OLED表示装置を提供することを課題とする。

【解決手段】 本発明は、画素にデータ電流を読込むときには該複数のトランジスタを並列接続状態にし、自発光素子を発光させるときには該複数のトランジスタを直列接続状態にする。その結果、同一画素内の駆動用素子を構成する複数のトランジスタ間にバラつきが存在しても、その影響は小さく抑制されるため、実用上問題となるほど画素間で発光輝度がバラついてしまうことは防止することができる。



【特許請求の範囲】

【請求項 1】複数のトランジスタと、該複数のトランジスタのそれぞれを直列又は並列に接続状態を切替える手段と、を有する画素が備えられていることを特徴とする表示装置。

【請求項 2】少なくとも一つの画素を備えた表示装置であって、
該画素は、複数のトランジスタを備えた駆動用素子を有し、
前記画素で表示を行うときには、前記駆動用素子に備えられた複数のトランジスタを、直列接続状態にして電流を流し、
前記画素にデータを書込むときには、前記駆動用素子に備えられた複数のトランジスタを、並列接続状態にして電流を流すことを特徴とする表示装置。

【請求項 3】少なくとも一つの画素を備えた表示装置であって、
該画素は、複数のトランジスタを備えた駆動用素子を有し、
該駆動用素子に備えられた複数のトランジスタの第一のトランジスタのドレインと第二のトランジスタのソースとが接続され、と、該複数のトランジスタは直列に一つに接続されており、
前記画素で表示を行うときには、前記駆動用素子に備えられた複数のトランジスタの第一のトランジスタのソースから最後のトランジスタのドレインまで、直列に電流を流し、
前記画素にデータを書込むときには、前記駆動用素子に備えられた複数のトランジスタに、並列に電流を流すことを特徴とする表示装置。

【請求項 4】少なくとも一つの画素を備えた表示装置であって、
前記画素は、自発光素子と、複数のトランジスタを備えた自発光素子駆動用素子とを有し、
前記自発光素子駆動用素子に備えられた複数のトランジスタの各ゲートは、共通ノードに接続されており、
前記自発光素子駆動用素子に備えられた複数のトランジスタの第一のトランジスタのドレインと第二のトランジスタのソースとが接続され、と、該複数のトランジスタは直列に一つに接続されており、
前記自発光素子駆動用素子に備えられた複数のトランジスタの最後のトランジスタのドレインは、前記自発光素子に接続されており、
前記画素の前記自発光素子を発光させるときには、前記自発光素子駆動用素子に備えられた複数のトランジスタの第一のトランジスタのソースから、該複数のトランジスタの最後のトランジスタのドレインまで、直列に電流を流し、
前記画素にデータを書込むときには、前記自発光素子駆動用素子に備えられた複数のトランジスタの第一のト

ンジスタにはソースからドレインへ電流を流し、該複数のトランジスタの第二のトランジスタにはドレインからソースへ電流を流し、と、並列に電流を流すことを特徴とする表示装置。

【請求項 5】請求項 4 において、
前記画素にデータを書込むときには、
前記自発光素子駆動用素子に備えられた複数のトランジスタの各ゲートと、該複数のトランジスタの奇数番目のトランジスタの各ドレインと、該複数のトランジスタの偶数番目のトランジスタの各ソースとを全て接続し、
前記自発光素子駆動用素子に備えられた複数のトランジスタに、所定のビデオ信号データ電流を流し、電流記憶を行うことを特徴とする表示装置。

【請求項 6】信号線と、走査線と、電源線と、自発光素子と、
各ゲート電極が共通に接続され、直列に接続された n 個 (n は 2 以上の自然数) のトランジスタを有する駆動手段と、
前記駆動手段と前記信号線との間に配置された第 1 スイッチ手段と、
前記駆動手段と前記電源線との間に配置された第 2 スイッチ手段と、
前記駆動手段と前記自発光素子との間に配置された第 3 スイッチ手段とを有する画素が設けられた発光装置であって、
前記画素に信号が入力されるときには前記 n 個のトランジスタが並列に接続されて電流が流れ、前記自発光素子に電流が流れるときには前記 n 個のトランジスタが直列に接続されて電流が流れることを特徴とする発光装置。

【請求項 7】信号線と、走査線と、電源線と、自発光素子と、
各ゲート電極が共通に接続され、直列に接続された n 個 (n は 2 以上の自然数) のトランジスタを有する駆動手段と、
前記 n 個のトランジスタのゲート電位を保持する容量と、
前記駆動手段と前記信号線との間に配置された第 1 スイッチ手段と、
前記駆動手段と前記電源線との間に配置された第 2 スイッチ手段と、
前記駆動手段と前記自発光素子との間に配置された第 3 スイッチ手段とを有する画素が設けられた発光装置であって、
前記画素に信号が入力されるときには前記 n 個のトランジスタが並列に接続されて電流 I_W が流れ、前記自発光素子に電流が流れるときには前記 n 個のトランジスタが直列に接続されて電流 I_E が流れ、電流 I_W と電流 I_E は、 $I_W = n^2 \times I_E$ を満たすことを特徴とする発光装置。

【請求項 8】信号線と、第 1 及び第 2 走査線と、走査線

と、電源線と、自発光素子と、
各ゲート電極が共通に接続され、直列に接続された n 個
(n は2以上の自然数)のトランジスタを有する駆動手段と、
前記駆動手段と前記信号線との間に配置された第1スイッチ手段と、
前記駆動手段と前記電源線との間に配置された第2スイッチ手段と、
前記駆動手段と前記自発光素子との間に配置された第3スイッチ手段と、
前記駆動手段と前記電源線との間に配置された第4スイッチ手段とを有する画素が設けられた発光装置であって、
前記画素に信号が入力されるときには前記 n 個のトランジスタが並列に接続されて電流が流れ、前記自発光素子に電流が流れるときには前記 n 個のトランジスタが直列に接続されて電流が流れることを特徴とする発光装置。
【請求項9】信号線と、第1及び第2走査線と、走査線と、電源線と、自発光素子と、
各ゲート電極が共通に接続され、直列に接続された n 個
(n は2以上の自然数)のトランジスタを有する駆動手段と、
前記 n 個のトランジスタのゲート電位を保持する容量と、
前記駆動手段と前記信号線との間に配置された第1スイッチ手段と、
前記駆動手段と前記電源線との間に配置された第2スイッチ手段と、
前記駆動手段と前記自発光素子との間に配置された第3スイッチ手段と、
前記駆動手段と前記電源線との間に配置された第4スイッチ手段とを有する画素が設けられた発光装置であって、
前記画素に信号が入力されるときには前記 n 個のトランジスタが並列に接続されて電流 I_W が流れ、前記自発光素子に電流が流れるときには前記 n 個のトランジスタが直列に接続されて電流 I_E が流れ、電流 I_W と電流 I_E は、 $I_W = n^2 \times I_E$ を満たすことを特徴とする発光装置。
【請求項10】請求項6乃至請求項9のいずれか一項において、
前記画素には前記信号線を介して電流値形式のビデオデータが入力されることを特徴とする発光装置。
【請求項11】請求項6乃至請求項9のいずれか一項において、
前記画素には前記信号線を介してデータ電流が入力されることを特徴とする発光装置。
【請求項12】請求項6乃至請求項9のいずれか一項において、
前記容量に保持された電荷により前記自発光素子に流れ

る電流量が決定されることを特徴とする発光装置。
【請求項13】請求項6乃至請求項9のいずれか一項において、
前記第1及び第2スイッチ手段のみがオンのとき前記画素にデータ電流が入力されることを特徴とする発光装置。
【請求項14】請求項6乃至請求項9のいずれか一項において、
前記第3スイッチ手段がオンのときのみ前記自発光素子に電流が供給されることを特徴とする発光装置。
【請求項15】請求項6又は請求項7において、
前記第1乃至第3スイッチ手段は、前記走査線からの信号によりオン又はオフが決定されることを特徴とする発光装置。
【請求項16】請求項6又は請求項7において、
前記第1乃至第3スイッチ手段は、少なくとも1個のトランジスタを有することを特徴とする発光装置。
【請求項17】請求項8又は請求項9において、
前記第1乃至第4スイッチ手段は、前記第1又は第2走査線からの信号によりオン又はオフが決定されることを特徴とする発光装置。
【請求項18】請求項8又は請求項9において、
前記第1乃至第4スイッチ手段は、少なくとも1個のトランジスタを有することを特徴とする発光装置。
【請求項19】請求項1乃至請求項5のいずれか一項に記載の、前記表示装置を備えていることを特徴とする電子機器。
【請求項20】請求項6乃至請求項18のいずれか一項に記載の、前記発光装置を備えていることを特徴とする電子機器。
【発明の詳細な説明】
【0001】
【発明の属する技術分野】本発明は、発光装置及び表示装置の技術に関する。さらには、前記発光装置または表示装置を搭載した電子機器に関する。本明細書における発光装置とは、自発光素子から放出される光を利用した装置を指す。自発光素子の例としては、有機発光ダイオード(OLED)素子、無機材料系の発光ダイオード素子、電界放出発光素子(FED素子)などがある。本明細書における表示装置とは、複数の画素をマトリクス状に配置し画像情報を視覚的に伝達する装置、いわゆるディスプレイを指す。
【0002】
【従来の技術】近年、画像の表示を行う表示装置の重要性が増している。表示装置としては、液晶素子を用いて画像の表示を行う液晶表示装置が、高画質、薄型、軽量などの利点を活かして、携帯電話やパソコンをはじめとする種々の用途の表示装置として幅広く用いられている。
【0003】他方で、自発光素子を用いた表示装置、発

光装置の開発も進められている。この自発光素子には、有機材料、無機材料、薄膜材料、バルク材料、分散材料、広汎にわたり様々な種類の素子が存在する。

【0004】なかでも表示装置向けに将来有望視されている代表的な自発光素子は、有機発光ダイオード(OLED)素子である。OLED素子を自発光素子として用いたOLED表示装置は、既存の液晶表示装置以上に薄型、軽量である特長に加え、動画表示に適した高応答速度、高視野角、低電圧駆動などの特長を有しているため、携帯電話や携帯情報端末(PDA)をはじめテレビ、モニターなど、幅広い用途が見込まれ、次世代ディスプレイとして注目されている。

【0005】特にアクティブマトリクス(AM)型のOLED表示装置は、パッシブマトリクス(PM)型では困難な、高精細、大画面の表示も可能であるうえ、PM型を上回る低消費電力動作で高信頼性を有し、実用化への期待は大変強い。

【0006】OLED素子は、陽極と、陰極と、該陽極と該陰極との間に挟まれた有機化合物の層とを有する構造をしている。OLED素子に流れる電流量と、OLED素子の発光輝度は概ね比例する関係にある。AM型OLED表示装置の画素では、該画素のOLED素子の発光輝度を制御する駆動用トランジスタを、OLED素子に直列に接続している。

【0007】AM型OLED表示装置において画像を表示する駆動方式には、電圧入力方式と電流入力方式がある。前者の電圧入力方式は、画素に入力するビデオ信号として、電圧値形式データのビデオ信号を入力する。他方、後者の電流入力方式は、画素に入力するビデオ信号として、電流値形式データのビデオ信号を入力する。

【0008】電圧入力方式では通常、画素の駆動用トランジスタのゲート電極にビデオ信号の電圧が直接印加される。そのためOLED素子を定電流発光させる場合、駆動用トランジスタの電気的特性が各々の画素間で均一でなくバラつきを有していると、各画素のOLED素子駆動電流にバラつきが生じる。OLED素子駆動電流のバラつきは、OLED素子の発光輝度のバラつきとなる。OLED素子の発光輝度のバラつきは、画面全体で見ると砂嵐状あるいは絨毯模様のムラとして、表示画像の品位を低下させる。

【0009】特に、駆動用トランジスタとして非晶質(アモルファス)シリコン薄膜トランジスタ(TFT)を用いると、高輝度の発光に十分な電流が得られない。そこで、駆動用トランジスタとして、多結晶(ポリ)シリコンTFTが用いられる。しかし、ポリシリコンでは結晶粒界における欠陥等に起因して、TFTの電気的特性にバラつきが生じやすい問題がある。

【0010】このような電圧入力方式における、OLED素子駆動電流のバラつきを防ぐための有効な手段の一つとして、電流入力方式がある。電流入力方式では通

常、ビデオ信号のデータ電流値を記憶し、記憶した電流値と同一もしくは数倍(1未満を含む正の実数倍)の電流を、OLED素子駆動電流として供給する。

【0011】電流入力方式のAM型OLED表示装置の画素回路で、代表的な一例を図10(A)に示す(A. Yumoto et al., Proc. Asia Display / IDW '01 p.p.139 5-1398 (2001)等を参照)。516がOLED素子である。この画素回路は、カレントミラー回路を用いている。そこでカレントミラーを構成する二つのトランジスタが同一の電気的特性さえ備えていれば、ビデオ信号のデータ電流値を正確に記憶することができる。相異なる画素の駆動用トランジスタの電気的特性間にバラつきがあっても、同一画素内の前記二つのトランジスタが各々同一の電気的特性を備えてさえいれば、OLED素子の発光輝度のバラつきは防がれることになる。

【0012】電流入力方式のAM型OLED表示装置の画素回路で、代表的な他の一例を図10(B)に示す

(I. M. Hunter et al., Proc. AM-LCD 2000 p.p.249-252 (2000)等を参照)。611がOLED素子である。

この画素回路は、駆動用トランジスタのゲート電極にビデオ信号に対応する電圧を書込むときに、駆動用トランジスタ自身のドレイン電極とゲート電極を短絡する。その状態でビデオ信号のデータ電流を流し、その後ゲート電極を電気的に絶縁させる。するとOLED素子を発光させるときに、駆動用トランジスタを飽和領域にて動作させるようにすれば、書込み時のデータ電流と同一値の電流を、駆動用トランジスタはOLED素子に供給する。従って、各画素の駆動用トランジスタに電気的特性のバラつきが存在しても、OLED素子の発光輝度のバラつきは防がれることになる。

【0013】

【発明が解決しようとする課題】図10(A)(B)は、上記のように正確にデータ電流値を記憶できるはずであるが、以下の深刻な問題がある。

【0014】まず、図10(A)の画素回路における問題点は、カレントミラーを構成する二つのトランジスタが同一の電気的特性もつことが、前提条件とされていることである。設計時に工夫すれば、両トランジスタを基板上に隣り合わせに作製することも可能であるので、ある程度はバラつきを減少させることができる。とはいえ現在のポリシリコンでは、結晶粒界における欠陥等に起因して、TFTのしきい値電圧、電界効果移動度等の電気的特性に、なお許容限度を超えるバラつきが残存してしまうのが普通である。

【0015】具体的には、例えば64階調の画像を表示する場合には、輝度バラつきは1%以内程度に抑える必要が生じる。しかし図10(A)の画素回路では、データ電流値を1%の精度で記憶することは、現在普通に使われるポリシリコンでは困難である。すなわち、図10(A)の画素回路を使うのみでは、画面全体でムラが

ない十分に均一の、高品位表示画像を得ることはできない。

【0016】次に、図10(B)の画素回路における問題点は、画素に書込むビデオ信号データ電流と、OLED素子を発光させるときのOLED素子駆動電流とが、同一値になってしまう点である。AM型OLED表示装置を作製する場合、両電流を同一値としなくてはならないという点は、事実上はかなり厳しい制約となる。

【0017】具体的には、実際のAM型OLED表示装置においては、信号線等に多量の寄生容量、寄生抵抗がついてしまう。その結果、ビデオ信号データ電流はOLED素子駆動電流よりも大きくする措置をとることが必要な場合が、少なからず生じる。特に、ビデオ信号データ電流をアナログ値にして階調表現する場合には、暗部のビデオ信号データ電流の書込みが非常に困難となる。

【0018】本発明は上記問題点の存在に鑑みてなされたものである。まず本発明は、図10(B)の画素回路とは異なり、画素に書込むビデオ信号データ電流と、OLED素子を発光させるときのOLED素子駆動電流との比が「1」に固定されない、AM型OLED表示装置を提供することを課題とする。次に本発明は、図10

(A)の画素回路とは異なり、同一画素内の隣接設置されたトランジスタ間においても、なお電気的特性のバラつきがある程度残存することを前提とする。その上で本発明は、図10(A)のようなカレントミラーを用いた画素回路の場合と比較して、OLED素子駆動電流のバラつきが十分に抑制されたAM型OLED表示装置を提供することを課題とする。

【0019】

【課題を解決するための手段】上記課題を解決するために、本発明はAM型表示装置または発光装置において、各画素に設置される駆動用素子を複数のトランジスタにより構成し、画素にデータ電流を流込むときには該複数のトランジスタを並列接続状態にし、自発光素子を発光させるとときには該複数のトランジスタを直列接続状態にすることを特徴としている。

【0020】なおOLED素子以外の素子を用いた表示装置、発光装置であっても、電流駆動型の素子を用いる場合には、本発明の構成が利用できる。

【0021】このような、本発明の表示装置または発光装置の画素構成の概略について、図1(A)(B)を用いて説明する。図1(A)には、複数の画素を有する画素部において、j行i列目に配置された画素11を示す。画素11は、信号線(Si)、電源線(Vi)、第1走査線(Gaj)、スイッチング機能を有する第1スイッチ12～第3スイッチ14、駆動用素子15、容量素子16、自発光素子17を有する。なお、図1(A)(B)で容量素子16が設置されているノードの寄生容量が大きい場合などには、容量素子16は必ずしも設けなくてよい。

【0022】自発光素子としては、典型的にはOLED

素子が該当するため、本明細書では、自発光素子を表す記号としてダイオードの記号を用いる。しかし自発光素子にダイオード特性は必須ではなく、本発明はダイオード特性をもつ自発光素子の場合に限定されない。さらに断ると、本明細書での自発光素子は、電流駆動型の表示用素子であればよく、自発光により表示機能を担う必要もない。例えば、液晶のような光シャッターだが、電圧値でなく電流値により制御されるものも、本明細書での自発光素子に含まれる。

10 【0023】第1スイッチ12～第3スイッチ14には、トランジスタなどのスイッチング機能を有する半導体素子を1個又は複数個用いることができる。同様に駆動用素子15にも、トランジスタなどの半導体素子を複数個用いることができる。第1スイッチ12及び第2スイッチ13は、第1走査線(Gaj)から与えられる信号により、オン又はオフが決定される。第1スイッチ12及び第2スイッチ13はスイッチとして機能すればよいので、用いられる半導体素子の導電型に特に限定はない。

20 【0024】なお第1スイッチ12は、信号線(Si)と駆動用素子15の間に設置されており、画素11に対する信号の書込みを制御する役割を果たす。また第2スイッチ13は、電源線(Vi)と駆動用素子15の間に設置されており、電源線から画素11への電流の供給を制御する。

【0025】図1(B)には、図1(A)に示した画素11に、第4スイッチ18と第2走査線(Gbj)を追加して配置した場合を示す。第4スイッチ18には、トランジスタなどのスイッチング機能を有する半導体素子を1個又は複数個用いることができる。第4スイッチ18は、第2走査線(Gbj)から与えられる信号により、オン又はオフが決定される。第1スイッチ12及び第2スイッチ13はスイッチとして機能すればよいので、用いられる半導体素子の導電型に特に限定はない。

【0026】なお第4スイッチ18は画素11の初期化用素子としての役割を担う。第4スイッチ18がオンになると、容量素子16に保持されている電荷が放出されて、駆動用素子15はオフになり、さらに自発光素子17の発光は終了する。

40 【0027】本発明では、駆動用素子15を複数のトランジスタで構成し、画素11にビデオ信号のデータ電流を書込む場合と、自発光素子17に電流を流し発光させる場合とにおいて、該複数のトランジスタの接続を並列と直列とに切替えて用いる点に特徴がある。図1(A)(B)では、第1スイッチ12及び第2スイッチ13を、走査線(Gaj)からの信号によりオン・オフ制御をすることが、駆動用素子15の複数のトランジスタを、並列接続状態と直列接続状態とを切替える手段となっている。

【0028】ここで、一例として駆動用素子15が4つのトランジスタ20a～20dで構成された場合の画素

11を図1(C)(D)に示し、画素11における電流の経路について以下に説明する。

【0029】図1(C)は画素11にデータ電流を書込む場合を示し、図1(D)は自発光素子を発光させる場合を示している。なお図1(C)(D)において、第1スイッチ12、第2スイッチ13、駆動用素子15、自発光素子17、信号線(Si)及び電源線(Vi)以外の素子、配線は図示を省略する。

【0030】最初に、画素11にデータ電流を書込む場合について説明する。図1(C)において、第1スイッチ12及び第2スイッチ13は、第1走査線(Gaj)から与えられる信号によりオンになる。すると駆動用素子15は、各トランジスタがダイオード接続状態となり、かつ相互に並列接続状態になる。電流経路は、電源線(Vi)から第2スイッチ13、駆動用素子15、第1スイッチ12を通して、信号線(Si)である。このときの電流値 I_W は、ビデオ信号のデータ電流値であり、信号線駆動回路が信号線(Si)に出力する所定の電流値である。

【0031】次いで、自発光素子17を発光させる場合について説明する。図1(D)において、第1スイッチ12及び第2スイッチ13は、第1走査線(Gaj)から与えられる信号によりオフになる。すると駆動用素子15は、各トランジスタが相互に直列接続状態になる。電流経路は、電源線(Vi)からトランジスタ20a、20b、20c、20dを通して自発光素子17である。このときの電流値 I_E により、自発光素子17の発光輝度が決まる。

【0032】上述したように本発明では、画素にデータ電流を書込むときには、駆動用素子15を構成するトランジスタ20a~20dを並列に使用する(図1

(C))。他方、画素11が有する自発光素子17に電流を流すとき、すなわち自発光素子駆動時には、駆動用素子15を構成するトランジスタ20a~20dを直列に使用する(図1(D))。従って、もしトランジスタ20a~20dの電気的特性が同一であると仮定すれば、書き込み時の電流値 I_W は、自発光素子駆動時の電流値 I_E の16倍(4^2 倍)となる。より一般的に、駆動用素子15を構成するトランジスタの数がn個の場合を考えると、該トランジスタの全てが同一の電気的特性をもつとの条件の下では、ビデオ信号書き込み時の電流値 I_W と自発光素子駆動時の電流値 I_E との間に次式(1)の関係が成立する。

【0033】

$$【数1】 I_W = n^2 \times I_E \cdots (1)$$

【0034】なお式(1)が厳密に成立するためには、駆動用素子15を構成するトランジスタの全てが同一の電気的特性をもつことが条件となる。しかし該トランジスタの電気的特性が、相互に若干のバラつきを伴っている場合であっても、近似的に式(1)が成立するとして扱うことが現実的には可能である。

【0035】よって本発明では、駆動用素子15を複数のトランジスタで構成し、画素11にビデオ信号電流を書込む場合と、自発光素子を発光させる場合とにおいて、該複数のトランジスタの接続を並列と直列とに切替えて用いることで、書き込み時の電流値 I_W と自発光素子駆動時の電流値 I_E とを任意に設定することができる特長を有する。

【0036】また本発明の別の特長として、駆動用素子15を構成する各トランジスタの電気的特性が、相互に若干のバラつきを伴っていたとしても、その影響が自発光素子駆動電流 I_E に反映されてしまうのを大きく軽減できる点がある。これに関しては具体的な例をとりあげ、実施の形態5において説明する。

【0037】図10(A)のようなカレントミラーを用いる画素回路においても、画素内の二つのトランジスタに関する限り、同一の電気的特性をもつことが要求されてしまう問題があった。しかし本発明では同一画素内におけるトランジスタでさえ、相互に電気的特性が若干異なることを既に前提としている。すなわち本発明は、トランジスタの特性バラつきに対する耐性の点において、電流入力方式のカレントミラーを用いる画素回路と比較して、優れている。その結果本発明では、結晶粒界における欠陥等に起因するポリシリコンTFTの電気的特性バラつきが存在しても、自発光素子駆動電流 I_E を実用レベルにまで均一化することが可能となる。

【0038】

【発明の実施の形態】(実施の形態1)以上、本発明の表示装置、発光装置の画素の概略を図1を用いて述べた。実施の形態1では、本発明の表示装置、発光装置の画素の具体的な例について、図2~4を用いて説明する。簡単にするため、駆動用素子15を構成するトランジスタ数nが、2~4の場合の例を挙げる。

【0039】まず最初の例を、図2(A)を用いて説明する。

【0040】図2(A)には、j行i列目に配置された画素11を示す。そして画素11は、信号線(Si)、電源線(Vi)、走査線(Gaj)、トランジスタ21~26、容量素子27、自発光素子28を有する。図2(A)に示す画素11は、図1(A)に示す画素11を具体的にトランジスタで図示したものであり、pチャネル型のトランジスタ21、22は第1スイッチ12に相当する。pチャネル型のトランジスタ23は第2スイッチ13に相当し、nチャネル型のトランジスタ24は第3スイッチ14に相当する。pチャネル型のトランジスタ25、26は駆動用素子15に相当する。

【0041】トランジスタ21~24の各ゲート電極は、走査線(Gaj)に接続されている。容量素子27は、トランジスタ25のゲート・ソース間電圧を保持する役割を担う。なお、トランジスタ25、26のゲート容量が大きい場合や、該ノードの寄生容量が大きい場合など

では、容量素子 27 は必ずしも設けなくてもよい。

【0042】図 2 (A) に示す画素 11 に、ビデオ信号データ電流を書込むときには、走査線 (Gaj) に低電位信号を送り、トランジスタ 21~23 をオン、トランジスタ 24 をオフにする。このとき、トランジスタ 25、26 は電流経路上、互いに並列接続の関係になる。一方、自発光素子 28 に電流を流すときには、走査線 (Gaj) に高電位信号を送り、トランジスタ 21~23 をオフ、トランジスタ 24 をオンにする。このとき、トランジスタ 25、26 は電流経路上、互いに直列接続の関係になる。

【0043】図 2 (A) の例では、駆動用素子 15 のトランジスタ 25、26 の接続関係の切替えを、走査線 (Gaj) のみで制御する。また、第 1 スイッチを 2 個、第 2 スイッチを 1 個のトランジスタのみという、最少個数のトランジスタで構成する。このように図 2 (A) の例は、走査線数及びトランジスタ数を少なく抑えているため、開口率確保や製造不良発生率軽減を重視する場合に、適した構成である。

【0044】次いで図 2 (A) とは別の例を、図 2 (B) を用いて説明する。

【0045】図 2 (B) には、j 行 i 列目に配置された画素 11 を示す。そして画素 11 は、信号線 (Si)、電源線 (Vi)、第 1 走査線 (Gaj)、第 2 走査線 (Gb_j)、トランジスタ 31~39、42、容量素子 40、自発光素子 41 を有する。図 2 (B) に示す画素 11 は、図 1 (B) に示す画素 11 を具体的にトランジスタで図示したものであり、p チャネル型のトランジスタ 31~34 は第 1 スイッチ 12 に相当する。p チャネル型のトランジスタ 35、36 は第 2 スイッチ 13 に相当し、n チャネル型のトランジスタ 37 は第 3 スイッチ 14 に相当する。p チャネル型のトランジスタ 38、39 は駆動用素子 15 に相当する。n チャネル型のトランジスタ 42 は第 4 スイッチ 18 に相当する。

【0046】トランジスタ 31~34 の各ゲート電極は、第 1 走査線 (Gaj) に接続されている。トランジスタ 35~37、42 の各ゲート電極は、第 2 走査線 (Gb_j) に接続されている。容量素子 40 は、トランジスタ 38 のゲート・ソース間電圧を保持する役割を担う。なお、トランジスタ 38、39 のゲート容量が大きい場合や、該ノードの寄生容量が大きい場合などでは、容量素子 40 は必ずしも設けなくてもよい。

【0047】図 2 (B) に示す画素 11 に、ビデオ信号データ電流を書込むときには、第 1 走査線 (Gaj) 及び第 2 走査線 (Gb_j) に低電位信号を送り、トランジスタ 31~36 をオン、トランジスタ 37、42 をオフにする。このとき、トランジスタ 38、39 は電流経路上、互いに並列接続の関係になる。一方、自発光素子 41 に電流を流すときには、走査線 (Gaj) に高電位信号を送り、トランジスタ 31~36 をオフ、トランジスタ 37、42

をオンにする。このとき、トランジスタ 38、39 は電流経路上、互いに直列接続の関係になる。

【0048】図 2 (B) の例では、駆動用素子 15 のトランジスタ 38、39 の接続関係の切替えを、第 1 走査線 (Gaj) 及び第 2 走査線 (Gb_j) を用いて制御する。しかし第 2 走査線 (Gb_j) により制御されるトランジスタは、いずれも信号線 (Si) とは接続していない。また自発光素子 41 に電流を流し発光させるか否かは、第 1 走査線 (Gaj) の電位に関わりなく、第 2 走査線 (Gb_j) の電位のみにより制御できる特徴がある。従って、データ電流を書込むとき以外で、第 2 走査線 (Gb_j) に第 1 走査線 (Gaj) とは独立の信号を送ることで、自発光素子 41 の発光時間を任意に制御できる。

【0049】これは、中間階調表現を時間階調方式により表現する場合に、非常に重要な特長である。時間階調方式をポリシリコン TFT 駆動回路を有する AM 型 OLED 表示装置に適用する場合、列走査期間中に発光を停止させる手段なしには、十分な多階調表示が困難なためである。また、中間階調表現をアナログ的なビデオ信号データ電流を用いることで表現する場合であっても、ホールド型ディスプレイ特有の動画ボケを防止するため、インパルス型の発光を行う等の用途に有用である。

(ホールド型ディスプレイ特有の動画ボケについては、例えば T. Kurita, Proc. AM-LCD 2000 p. 1-4 (2000) 等を参照)。

【0050】また図 2 (B) の例の、別の特長として、ビデオ信号データ電流の記憶がより正確に行える点がある。図 2 (A) の例では、データ電流の書き込み時に、トランジスタ 25 は電源線 (Vi) に直接接続するのに対し、トランジスタ 26 はトランジスタ 23 を介して接続する。よって、トランジスタ 23 による電圧降下分だけ、データ電流の書き込み時が不正確となる。他方図 2 (B) の例では、トランジスタ 38 はトランジスタ 35 を介して、トランジスタ 39 はトランジスタ 36 を介して、電源線 (Vi) に接続する。トランジスタ 35 とトランジスタ 36 による電圧降下を、同程度となるようにすれば、ビデオ信号データ電流の記憶をより正確に行うことができる。

【0051】続いて 3 つ目の例を、図 3 (A) を用いて説明する。

【0052】図 3 (A) には、j 行 i 列目に配置された画素 11 を示す。そして画素 11 は、信号線 (Si)、電源線 (Vi)、第 1 走査線 (Gaj)、第 2 走査線 (Gb_j)、トランジスタ 51~57、60、容量素子 58、自発光素子 59 を有する。図 3 (A) に示す画素 11 は、図 1 (B) に示す画素 11 を具体的にトランジスタで図示したものであり、n チャネル型のトランジスタ 51~53 は第 1 スイッチ 12 に相当する。n チャネル型のトランジスタ 54 は第 2 スイッチ 13 に相当し、p チャネル型のトランジスタ 55 は第 3 スイッチ 14 に相当する。p チャネル型

のトランジスタ 56、57 は駆動用素子 15 に相当する。n チャネル型のトランジスタ 60 は第 4 スイッチ 18 に相当する。

【0053】トランジスタ 51～55 の各ゲート電極は、第 1 走査線 (Gaj) に接続されている。トランジスタ 60 のゲート電極は、第 2 走査線 (Gbj) に接続されている。容量素子 58 は、トランジスタ 56 のゲート・ソース間電圧を保持する役割を担う。なお、トランジスタ 56、57 のゲート容量が大きい場合や、該ノードの寄生容量が大きい場合などでは、容量素子 58 は必ずしも設けなくてもよい。

【0054】図 3 (A) に示す画素 11 に、ビデオ信号データ電流を書込むときには、第 1 走査線 (Gaj) に高電位信号を送り、トランジスタ 51～54 をオン、トランジスタ 55 をオフにする。このとき、トランジスタ 56、57 は電流経路上、互いに並列接続の関係になる。一方、自発光素子 59 に電流を流すときには、走査線 (Gaj) に低電位信号を送り、トランジスタ 51～54 をオフ、トランジスタ 55 をオンにする。このとき、トランジスタ 56、57 は電流経路上、互いに直列接続の関係になる。

【0055】なお上記の間、第 2 走査線 (Gbj) には低電位信号を送り、トランジスタ 60 をオフしておく。

【0056】図 3 (A) に示す画素 11 においても、図 2 (B) の例の場合と同様に、第 2 走査線 (Gbj) に送る信号により、自発光素子 59 の発光時間を任意に制御できる。すなわち自発光素子 59 発光中に、第 2 走査線 (Gbj) に高電位信号をおくり、トランジスタ 60 をオンにすると、トランジスタ 56 がオフとなり自発光素子 59 は消光する。ただし自発光素子 59 を一度消光させると、再度ビデオ信号データ電流を書込まなくては、自発光素子 59 を発光させられない点は、図 2 (B) の例と異なる。

【0057】図 3 (A) に示す画素 11 において、自発光素子 59 の発光時間を任意に制御できることの特長は、図 2 (B) の例の場合と同様である。すなわち、まず中間階調表現を時間階調方式により表現することが可能となる。また中間階調表現をアナログ的なビデオ信号データ電流を用いることで表現する場合であっても、ホールド型ディスプレイ特有の動画バケを防止するため、インパルス型の発光を行う等の用途に有用である。

【0058】図 3 (A) に示す画素 11 においては、第 1、第 2 スイッチ 12 のトランジスタ 51～54、第 4 スイッチ 18 のトランジスタ 60 は n チャネル型であり、第 3 スイッチ 14 のトランジスタ 55 は p チャネル型である。これは、図 2 (A) (B) の例の場合と異なっている。しかしこれは、スイッチのトランジスタのチャネル型に関して、特に制限がないことを例示したものにすぎない。

【0059】続いて 4 つ目の例を、図 3 (B) を用いて

説明する。

【0060】図 3 (B) には、j 行 i 列目に配置された画素 11 を示す。そして画素 11 は、信号線 (Si)、電源線 (Vi)、第 1 走査線 (Gaj)、第 2 走査線 (Gbj)、トランジスタ 71～82、85、容量素子 83、自発光素子 84 を有する。図 3 (B) に示す画素 11 は、図 1 (B) に示す画素 11 を具体的にトランジスタで図示したものであり、p チャネル型のトランジスタ 71～75 は第 1 スイッチ 12 に相当する。p チャネル型のトランジスタ 76～78 は第 2 スイッチ 13 に相当し、n チャネル型のトランジスタ 79 は第 3 スイッチ 14 に相当する。p チャネル型のトランジスタ 80～82 は駆動用素子 15 に相当する。n チャネル型のトランジスタ 85 は第 4 スイッチ 18 に相当する。

【0061】トランジスタ 71～75、85 の各ゲート電極は、第 1 走査線 (Gaj) に接続されている。トランジスタ 76～79 のゲート電極は、第 2 走査線 (Gbj) に接続されている。容量素子 83 は、トランジスタ 80 のゲート・ソース間電圧を保持する役割を担う。なお、トランジスタ 80～82 のゲート容量が大きい場合や、該ノードの寄生容量が大きい場合などでは、容量素子 83 は必ずしも設けなくてもよい。

【0062】図 3 (B) に示す画素 11 に、ビデオ信号データ電流を書込むときには、第 1 走査線 (Gaj) 及び第 2 走査線 (Gbj) に低電位信号を送り、トランジスタ 71～78 をオン、トランジスタ 79、85 をオフにする。このとき、トランジスタ 80～82 は電流経路上、互いに並列接続の関係になる。一方、自発光素子 84 に電流を流すときには、走査線 (Gaj) に高電位信号を送り、トランジスタ 71～78 をオフ、トランジスタ 79、85 をオンにする。このとき、トランジスタ 80～82 は電流経路上、互いに直列接続の関係になる。

【0063】図 3 (B) の例では、駆動用素子 15 のトランジスタ 80～82 の接続関係の切替えを、第 1 走査線 (Gaj) 及び第 2 走査線 (Gbj) を用いて制御する。しかし第 2 走査線 (Gbj) により制御されるトランジスタは、いずれも信号線 (Si) とは接続していない。また自発光素子 84 に電流を流し発光させるか否かは、第 1 走査線 (Gaj) の電位に関わりなく、第 2 走査線 (Gbj) の電位のみにより制御できる特徴がある。従って、データ電流を書込むとき以外で、第 2 走査線 (Gbj) に第 1 走査線 (Gaj) とは独立の信号を送ることで、自発光素子 84 の発光時間を任意に制御できる。この事情は図 2 (B) の例と同様である。

【0064】よって、図 3 (B) に示す画素 11 においても、自発光素子 84 の発光時間を任意に制御できることに起因する、以下の特長がある。すなわち、まず中間階調表現を時間階調方式により表現することが可能となる。また中間階調表現をアナログ的なビデオ信号データ電流を用いることで表現する場合であっても、ホールド

型ディスプレイ特有の動画ボケを防止するために、インパルス型の発光を行う等の用途に有用である。

【0065】5つ目の例を、図4(A)を用いて説明する。

【0066】図4(A)には、j行i列目に配置された画素11を示す。そして画素11は、信号線(Si)、電源線(Vi)、第1走査線(Gaj)、第2走査線(Gbj)、トランジスタ91~103、106、容量素子104、自発光素子105を有する。図4(A)に示す画素11は、図1(B)に示す画素11を具体的にトランジスタで図示したものであり、pチャネル型のトランジスタ91~94は第1スイッチ12に相当する。pチャネル型のトランジスタ95~98は第2スイッチ13に相当し、nチャネル型のトランジスタ99は第3スイッチ14に相当する。pチャネル型のトランジスタ100~103は駆動用素子15に相当する。nチャネル型のトランジスタ104は第4スイッチ18に相当する。

【0067】トランジスタ91~94の各ゲート電極は、第1走査線(Gaj)に接続されている。トランジスタ95~99、106のゲート電極は、第2走査線(Gbj)に接続されている。容量素子104は、トランジスタ100のゲート・ソース間電圧を保持する役割を担う。なお、トランジスタ100~103のゲート容量が大きい場合や、該ノードの寄生容量が大きい場合などでは、容量素子104は必ずしも設けなくてもよい。

【0068】図4(A)に示す画素11に、ビデオ信号データ電流を書込むときには、第1走査線(Gaj)及び第2走査線(Gbj)に低電位信号を送り、トランジスタ91~98をオン、トランジスタ99、106をオフにする。このとき、トランジスタ100~103は電流経路上、互いに並列接続の関係になる。一方、自発光素子105に電流を流すときには、走査線(Gaj)に高電位信号を送り、トランジスタ91~98をオフ、トランジスタ99、106をオンにする。このとき、トランジスタ100~103は電流経路上、互いに直列接続の関係になる。

【0069】図4(A)の例では、駆動用素子15のトランジスタ100~103の接続関係の切替えを、第1走査線(Gaj)及び第2走査線(Gbj)を用いて制御する。しかし第2走査線(Gbj)により制御されるトランジスタは、いずれも信号線(Si)とは接続していない。また自発光素子105に電流を流し発光させるか否かは、第1走査線(Gaj)の電位に関わりなく、第2走査線(Gbj)の電位のみにより制御できる特徴がある。従って、データ電流を書込むとき以外で、第2走査線(Gbj)に第1走査線(Gaj)とは独立の信号を送ることで、自発光素子84の発光時間を任意に制御できる。この事情は図2(B)の例と同様である。

【0070】よって、図4(A)に示す画素11においても、自発光素子84の発光時間を任意に制御できるこ

とに起因する、以下の特長がある。すなわち、まず中間階調表現を時間階調方式により表現することが可能となる。また中間階調表現をアナログ的なビデオ信号データ電流を用いることで表現する場合であっても、ホールド型ディスプレイ特有の動画ボケを防止するために、インパルス型の発光を行う等の用途に有用である。

【0071】6つ目の例を、図4(B)を用いて説明する。

【0072】図4(B)には、j行i列目に配置された画素11を示す。そして画素11は、信号線(Si)、電源線(Vi)、第1走査線(Gaj)、第2走査線(Gbj)、トランジスタ111~120、122、容量素子123、自発光素子121を有する。図4(B)に示す画素11は、図1(B)に示す画素11を具体的にトランジスタで図示したものであり、pチャネル型のトランジスタ111~113は第1スイッチ12に相当する。pチャネル型のトランジスタ114、115は第2スイッチ13に相当し、nチャネル型のトランジスタ116は第3スイッチ14に相当する。pチャネル型のトランジスタ117~120は駆動用素子15に相当する。pチャネル型のトランジスタ122は第4スイッチ18に相当する。

【0073】トランジスタ111~116の各ゲート電極は、第1走査線(Gaj)に接続されている。トランジスタ122のゲート電極は、第2走査線(Gbj)に接続されている。容量素子123は、トランジスタ117のゲート・ソース間電圧を保持する役割を担う。なお、トランジスタ117~120のゲート容量が大きい場合や、該ノードの寄生容量が大きい場合などでは、容量素子123は必ずしも設けなくてもよい。

【0074】図4(B)に示す画素11に、ビデオ信号データ電流を書込むときには、第1走査線(Gaj)に高電位信号を送り、トランジスタ111~115をオン、トランジスタ116をオフにする。このとき、トランジスタ117~120は電流経路上、互いに並列接続の関係になる。一方、自発光素子121に電流を流すときには、第1走査線(Gaj)に低電位信号を送り、トランジスタ111~115をオフ、トランジスタ116をオンにする。このとき、トランジスタ117~120は電流経路上、互いに直列接続の関係になる。

【0075】なお上記の間、第2走査線(Gbj)には低電位信号を送り、トランジスタ122をオフしておく。

【0076】図4(B)に示す画素11においても、図2(B)の例の場合と同様に、第2走査線(Gbj)に送る信号により、自発光素子121の発光時間を任意に制御できる。すなわち自発光素子121発光中に、第2走査線(Gbj)に高電位信号をおくり、トランジスタ122をオンにすると、トランジスタ117がオフとなり自発光素子121は消光する。ただし自発光素子121を一度消光させると、再度ビデオ信号データ電流を書込まなくては、自発光素子59を発光させられない点は、図2

(B) の例と異なる。

【0077】図4(B)に示す画素11において、自発光素子121の発光時間を任意に制御できることの特長は、図2(B)の例の場合と同様である。すなわち、まず中間階調表現を時間階調方式により表現することが可能となる。また中間階調表現をアナログ的なビデオ信号データ電流を用いることで表現する場合であっても、ホールド型ディスプレイ特有の動画ボケを防止するために、インパルス型の発光を行う等の用途に有用である。

【0078】以上、本発明の表示装置、発光装置の画素11の例として、それぞれ異なる構成の6種類の画素11を図2~4を用いて説明した。しかし本発明の表示装置、発光装置の画素構成は、これら6種に限定されるわけではない。

【0079】(実施の形態2) 実施の形態2では、画素11の駆動方法を説明する。例として図4(B)に示した画素11の場合を取り上げ、図5を用いて説明する。

【0080】最初に、ビデオ信号書き込み動作と発光動作について説明する。

【0081】まず画素11の周囲に設けられた走査線駆動回路(図示せず)から出力される信号によって、j行目の第1走査線(Gaj)が選択される。すなわち、第1走査線(Gaj)に低電位(Lレベル)信号が出力され、トランジスタ111~116のゲート電極が低電位(Lレベル)となる。このとき、pチャネル型のトランジスタ111~115がオンとなり、nチャネル型のトランジスタ116がオフとなる。そして画素11の周囲に設けられた信号線駆動回路(図示せず)から、i列目の信号線(Si)を介して画素11にビデオ信号データ電流 I_W が入力される。

【0082】トランジスタ111~113がオンすると、トランジスタ117~120は、ドレインとゲートが短絡されたダイオード接続状態となる。すなわち画素11は、並列な4つのダイオードと回路的に等価となる。この状態で画素11の電源線(Vi)と信号線(Si)の間に、電流 I_W を流す(図5(A)を参照)。

【0083】並列な4つのダイオードを流れる電流 I_W が定常状態になった後、第1走査線(Gaj)を高電位(Hレベル)にする。するとトランジスタ111~113はオフとなり、ビデオ信号データ電流 I_W が画素に記憶される。

【0084】続いて第1走査線(Gaj)が高電位(Hレベル)となると、pチャネル型のトランジスタ111~115がオフとなり、nチャネル型のトランジスタ116がオンとなる。トランジスタ117~120は直列状態に接続が組みかえられる。このときトランジスタ120が飽和領域で動作するように予め電圧条件を設定しておくと、駆動用素子は自発光素子に定電流 I_E を供給する。

【0085】定電流 I_E の値は、ビデオ信号データ電流

I_W の約1/6分の1の大きさである。本実施の形態では、駆動用素子は4つトランジスタにより構成されているためである。より一般的に、駆動用素子がn個のトランジスタにより構成されている場合には、電流 I_E は、ビデオ信号データ電流 I_W の約 n^2 分の1の大きさとなる。

【0086】このように本実施の形態では、書き込みデータ電流 I_W を自発光素子駆動電流 I_E の約1/6倍と、大きな値にすることができる。そのため寄生容量等のために、自発光素子駆動電流 I_E 程度の微小電流を、直接速やかに画素に書き込むことが難しい場合であっても、ビデオ信号データ電流 I_W を画素に書き込むことが可能となる。

【0087】なお本実施の形態は、中間階調表現の方法として、アナログビデオ方式を探っているもよいし、デジタルビデオ方式を探っているもよい。アナログビデオ方式の場合、ビデオ信号データ電流として、アナログ的に変化するデータ電流 I_W を用いる。デジタルビデオ方式の場合は、一つのデータ電流 I_W のみを基準のオン電流として単位輝度を用意する。そして、単位輝度を時間的に足し合わせて階調表現する、時間階調法を用いるのが便利である(デジタル時間階調法)。あるいは、単位輝度を面積的に足し合わせて階調表現する面積階調法や、時間階調法と面積階調法を組み合わせる方法で、デジタルビデオ方式を行うこともできる。

【0088】また本実施の形態において、アナログビデオ方式、デジタルビデオ方式いずれを採用したとしても、ビデオ信号データ電流 I_W を0とする場合が必要とすることがある。しかしビデオ信号データ電流 I_W を0とする場合は、自発光素子の発光輝度を0とするということであるから、 I_W を画素に正確に書き込み記憶させる必要はない。したがって、この場合には駆動用素子のトランジスタ117~120がオフとなるようなゲート電圧を、直接信号線(Si)に出力してもよい。すなわち例外的に、ビデオ信号を電流値でなく、電圧値で出力してもよい。

【0089】次に、発光停止動作について説明する。

【0090】まず画素11の周囲に設けられた別の走査線駆動回路(図示せず)から出力される信号によって、j行目の第2走査線(Gbj)が選択される。すなわち、第2走査線(Gbj)に低電位(Lレベル)信号が出力される。pチャネル型のトランジスタ122は、ゲート電極が低電位(Lレベル)となるためにオン状態となる。

【0091】するとトランジスタ117のソースとゲートが短絡され、オフとなる。その結果、自発光素子121への電流供給は遮断され、発光は停止する。

【0092】このような発光停止動作を利用することによって、自発光素子121の発光時間を、1列走査時間の制約を受けずに、任意に制御できるが可能となる。その大きな利点として、まず中間階調表現を時間階調方式

により表現することが容易となることがある。また中間階調表現をアナログ的なビデオ信号データ電流を用いることで表現する場合であっても、ホールド型ディスプレイ特有の動画ボケを防止するために、インパルス型の発光を行うこと等に利点がある。

【0093】（実施の形態3）実施の形態3では、本発明の表示装置、発光装置における画素の平面レイアウト（上面図）例を提示する。本例の画素回路は、図3（B）に示した画素回路である。

【0094】図6には、 j 行 i 列目の画素11を示す。図6において、二点破線で囲んだ領域が画素11に相当する。点模様の領域は、ポリシリコン膜である。右上り斜線と右下り二重斜線は、それぞれ別の層の導電体膜（金属膜等）である。バツ印は層間の接触点を示す。そして、チェック模様の領域86は自発光素子54の陽極に相当する。

【0095】第1走査線(Gaj)下には、トランジスタ71～75、85が形成されている。第2走査線(Gbj)下には、トランジスタ76～79が形成されている。電源線(Vi)の下に容量素子83が形成されている。

【0096】駆動用素子を構成する3つのトランジスタ80～82は同サイズに揃えて互いに隣接させて形成されている。これにより最初から、同一画素内におけるトランジスタ80～82間のバラつきが、大きくなりにくくすることはできる。本発明の構成である「並列書込み直列駆動」は、駆動用素子を構成する複数のトランジスタ間に元々存在するバラつきの影響を、さらに小さくする手法である。したがって、当初からバラつきが抑えられた複数のトランジスタを駆動用素子に用いるのであれば、本発明の効果を非常に大きく生かすことができ好ましい。自発光素子の発光輝度のバラつきは、さらに僅少となる。

【0097】なお本発明の表示装置、発光装置を作製する工程については、例えば、特開2001-343933等を参照できる。駆動用素子を構成する複数のトランジスタは、ソースとドレインについては対称的である方が好ましいが、対称的であることが必須というわけではない。

【0098】（実施の形態4）実施の形態4では、本発明の表示装置、発光装置の構成の例について図7を用いて説明する。画素内ではなく、装置の全体的な構成の例を説明する。

【0099】本発明の表示装置、発光装置は、基板1801上に、複数の画素がマトリクス状に配置された画素部1802を有する。画素部1802の周辺部には、信号線駆動回路1803、第1の走査線駆動回路1804及び第2の走査線駆動回路1805が配置されている。信号線駆動回路1803と、走査線駆動回路1804及び1805には、FPC1806を介して、外部より電源、信号が供給される。

【0100】図7（A）の例においては、信号線駆動回路1803と、走査線駆動回路1804及び1805が集積されているが、本発明はこれに限定されるものではない。例えば、第2の走査線駆動回路1805を欠いていてもよい。あるいは、信号線駆動回路1803、走査線駆動回路1804及び1805を欠いていてもよい。

【0101】第1の走査線駆動回路1804及び第2の走査線駆動回路1805の例を、図7（B）を用いて説明する。図7（B）では、走査線駆動回路1804及び1805はそれぞれ、シフトレジスタ1821、バッファ回路1822を有している。

【0102】図7（B）の回路の動作を説明する。シフトレジスタ1821は、クロック信号（G-CLK）、クロック反転信号（G-CLKb）、スタートパルス信号（G-SP）に基づき、順次パルスを出力する。該パルスは、バッファ回路1822で電流増幅された後、走査線に入力される。こうして走査線は、1行ずつ順次選択状態となる。

【0103】なお必要に応じ、バッファ回路1822内にレベルシフタを設置してもよい。レベルシフタにより、電圧振幅を変更することができる。

【0104】次いで、信号線駆動回路1803の例を、図7（C）を用いて説明する。図7（C）に示す信号線駆動回路1803は、シフトレジスタ1831、第1のラッチ回路1832、第2のラッチ回路1833、電流電圧変換回路1834を有している。

【0105】図7（C）の回路の動作を説明する。図7（C）の回路は、中間階調表示方式として、デジタル時間階調法を採用した場合の回路である。

【0106】シフトレジスタ1831は、クロック信号（S-CLK）、クロック反転信号（S-CLKb）、スタートパルス信号（S-SP）に基づき、順次サンプリングパルスを第1のラッチ回路1832に出力する。各列の第1のラッチ回路1832は、該パルスのタイミングに従って、デジタルビデオ信号を順次読込む。第1のラッチ回路1832において、最終列までビデオ信号の読込みが完了すると、第2のラッチ回路1833にラッチパルスが入力される。ラッチパルスにより、各列の第1のラッチ回路1832に読込まれていたビデオ信号は、一斉に各列の第2のラッチ回路1833に転送される。第2のラッチ回路1833に転送されたビデオ信号は、電圧電流変換回路1834において、適宜形式変換処理され、画素へ転送される。ビデオ信号のうち、オンデータは電流形式に変換され、オフデータは電圧形式のまま電流増幅される。ラッチパルス後、シフトレジスタ1831、第1のラッチ回路1832は、次行のビデオ信号読込み動作として、上記動作を繰り返す。

【0107】図7（C）の信号線駆動回路1803の構成は1例であり、アナログ階調法を採用した場合には、別の構成にする。またデジタル時間階調法を採用した

場合であっても、他の構成にすることはできる。

【0108】（実施の形態5）実施の形態5では、トランジスタの特性曲線（図8）を用いて、本発明の効果について説明する。説明を簡単にするため、駆動用素子を構成するトランジスタに個数が、2個の場合を例に説明する。画素回路構成としては、図2（B）のとおりであるとする。またここで用いるトランジスタの特性曲線は、簡単にするため理想的なものとしてあり、実際のトランジスタとは若干の差異がある。例えば、チャネル長変調はゼロとしてある。

【0109】トランジスタのソースの電位を基準として、ゲートの電位を V_g 、ドレインの電位を V_d 、ソースドレイン間に流れる電流を I_d とする。ただし、正負の向きは適宜設定してある（トランジスタがpチャネル型のときは、正負を入替える等）。図8（A）（B）において、曲線801～804は、ある一定のゲート電位 V_g 下における I_d - V_d 特性曲線である。一点鎖太曲線805は、駆動用素子を構成する2個のトランジスタの一方について、ゲートとドレインを短絡することにより、 V_g と V_d とを等しくした条件下での I_d - V_d 変化を示したものである。すなわち、一点鎖太曲線805には、該トランジスタ固有の電気的特性（電界効果移動度、しきい電圧値）が反映されている。同様に、二点鎖太曲線806は、駆動用素子を構成する他の一方のトランジスタについて、ゲートとドレインを短絡することにより、 V_g と V_d とを等しくした条件下での I_d - V_d 変化を示したものである。

【0110】図8（A）（B）は、駆動用素子を構成する2個のトランジスタが各々異なった電気的特性をもっている場合に、本発明の構成である「並列書き込み直列駆動」により、自発光素子駆動電流がどうなるかを、図的に調べたものである。図8（A）は、2個のトランジスタ間において特に、電界効果移動度の違いが大きい場合の例である。図8（B）は、2個のトランジスタ間において特に、しきい電圧値の違いが大きい場合の例である。結論としては、各場合で自発光素子駆動電流は、807の三角矢印の長さで示されるとおりとなる。これについて、以下に簡単に説明する。

【0111】まず、トランジスタ38、39の特性曲線として、いずれも等しく、一点鎖太曲線805が対応する場合を考える。

【0112】データ電流書き込み時には、図2（B）のトランジスタ31～36がオンとなる。トランジスタ31～34がオンとなることから、駆動用素子を構成する2個のトランジスタ38、39では、ゲートとドレインが短絡される。よってトランジスタ38、39の動作点は、一点鎖太曲線805上の点であり、データ電流値 I_w により決まるある一点である。いま、該動作点が805と801の交点としておく。つまり805と801の交点の縦軸値 I_d の2倍が、データ電流値 I_w であるとし

ておく。

【0113】自発光素子発光時には、図2（B）のトランジスタ31～36がオフとなり、トランジスタ37、42がオンとなる。トランジスタ31～34がオフとなることから、トランジスタ38、39のゲート電位は、データ電流書き込み時のままで保持される。そして自発光素子発光時には、トランジスタ39が飽和領域で動作し、トランジスタ38が非飽和領域で動作する。自発光素子発光時における、トランジスタ38の I_d - V_d 曲線は801で表され、トランジスタ39の I_d - V_d 曲線は803で表される。

【0114】図8（A）上で、各一点鎖線矢印は、長さとし縦軸座標は等しい。自発光素子発光時における、トランジスタ38の動作点は、左側の一点鎖線矢印の右端と801との接点である。そして求めるべき自発光素子駆動電流 I_E は、一点鎖線矢印の縦軸座標、すなわち、807の実線三角矢印の長さである。なお図8（B）上でも同様の事情が成立し、求めるべき自発光素子駆動電流 I_E は807の実線三角矢印の長さである。トランジスタ38の特性曲線とトランジスタ39の特性曲線が、いずれも等しい場合には、結果的には求めるべき自発光素子駆動電流 I_E は、データ電流値 I_w の4分の1の大きさとなる。

【0115】次に、トランジスタ38の特性曲線として二点鎖太曲線806が対応し、トランジスタ39の特性曲線として一点鎖太曲線805が対応する場合を考える。データ電流値 I_w は、上で述べたトランジスタ38、39の特性曲線としていずれも805が対応する場合と、同一とする。

【0116】データ電流書き込み時には、図2（B）の駆動用素子を構成する2個のトランジスタ38、39では、ゲートとドレインが短絡される。よってトランジスタ38の動作点は二点鎖太曲線806上の点であり、トランジスタ39の動作点は一点鎖太曲線805上の点である。そして、トランジスタ38の動作点の縦軸座標と、トランジスタ39の動作点の縦軸座標との和は、データ電流値 I_w である。よってトランジスタ38の動作点は、806と802の交点となる。トランジスタ39の動作点は、トランジスタ38の動作点と横軸座標が等しい、曲線805上の点となる。

【0117】自発光素子発光時には、図2（B）のトランジスタ31～34がオフとなることから、トランジスタ38、39のゲート電位は、データ電流書き込み時のままで保持される。そして自発光素子発光時には、トランジスタ39が飽和領域で動作し、トランジスタ38が非飽和領域で動作する。自発光素子発光時における、トランジスタ38の I_d - V_d 曲線は802で表される。

【0118】図8（A）上で、同縦軸座標値にある各二点鎖線矢印は、長さが等しい。上の二点鎖線矢印の組が、いま検討している、トランジスタ38の特性曲線と

して二点鎖太曲線 806 が対応し、トランジスタ 39 の特性曲線として一点鎖太曲線 805 が対応する場合である。自発光素子発光時における、トランジスタ 38 の動作点は、左側の該二点鎖線矢印の右端と 802 との接点である。そして求めるべき自発光素子駆動電流 I_E は、該二点鎖線矢印の縦軸座標、すなわち、807 の長点線三角矢印（左側）の長さである。なお図 8（B）上でも同様の事情が成立し、求めるべき自発光素子駆動電流 I_E は、807 の長点線三角矢印（左側）の長さである。

【0119】また別の場合として、トランジスタ 38 の特性曲線として一点鎖太曲線 805 が対応し、トランジスタ 39 の特性曲線として二点鎖太曲線 806 が対応する場合の検討も、同様に行うことができる。詳しく述べないが、結果的には図 8（A）（B）とも、求めるべき自発光素子駆動電流 I_E は、807 の長点線三角矢印（右側）の長さとなる。

【0120】さらに別の場合として、トランジスタ 38、39 の特性曲線として、いずれも二点鎖太曲線 805 が対応する場合の検討も、同様に行うことができる。結果的には図 8（A）（B）とも、求めるべき自発光素子駆動電流 I_E は、807 の短点線三角矢印の長さとなる。

【0121】図 8（A）（B）における、807 の三角矢印の長さから、駆動用素子を構成するトランジスタ 38、39 の特性がバラつきが、自発光素子駆動電流 I_E にどのように反映されるかの概略をみることができる。

【0122】比較のために、図 8（A）（B）には 808 の狭角矢印、809 の広角矢印も掲載してある。808 の狭角矢印は、電圧入力方式でカレントミラー型を用いる画素回路の場合において、上記と同様の検討を行った結果である。すなわち、カレントミラーの二つのトランジスタ間に、上記と同様の特性バラつきが存在したとき、自発光素子駆動電流 I_E がどうなるかを示している。809 の広角矢印は、電圧入力方式の画素回路の場合において、同様の検討を行った結果である。すなわち、異なる画素の自発光素子駆動トランジスタ間に、上記と同様の特性バラつきが存在したとき、自発光素子駆動電流 I_E がどうなるかを示している。

【0123】図 8（A）（B）の 807 の三角矢印、808 の狭角矢印、809 の広角矢印を比較から、次の点がわかる。

【0124】まず、807 の三角矢印、808 の狭角矢印では、同一画素内の二つのトランジスタ間にさえ特性バラつきがない限りは、トランジスタの特性曲線が 805 でも 806 でも、自発光素子駆動電流 I_E は一定となる。すなわち、電圧入力方式でカレントミラー型を用いる画素回路でも、本発明の「並列書込み直列駆動」の画素回路でも、基板全体でトランジスタの特性を一定に揃える必要はなく、同一画素内の二つのトランジスタ間の特性バラつきさえ、抑制すれば十分である。この点は、

電圧入力方式の画素回路に対して非常に優位である。

【0125】しかし、同一画素内の二つのトランジスタ間の特性バラつきが存在すると、808 の狭角矢印では、自発光素子駆動電流 I_E のバラつきが大きくなる。すなわち、電圧入力方式でカレントミラー型を用いる画素回路では、同一画素内の二つのトランジスタ間の特性バラつきの影響が激しく現れてしまう。極端な場合は、電圧入力方式の画素回路よりも、自発光素子駆動電流 I_E のバラつきが大きくなる危険がある。この点、本発明の「並列書込み直列駆動」の画素回路では、同一画素内の二つのトランジスタ間の特性バラつきの影響が、かなり抑制されている。現実の表示装置、発光装置では、トランジスタの特性バラつきは、同一画素内よりも基板全体にわたるものの方が深刻である。したがって同一画素内の二つのトランジスタ間の特性バラつきは、本発明の「並列書込み直列駆動」の画素回路なみに抑制されれば、実用上はほとんど問題がなくなる。

【0126】この実施の形態 5 では、駆動用素子を構成するトランジスタに個数が、2 個の場合を例に、本発明の効果について説明した。しかし、駆動用素子を構成するトランジスタに個数が、3 個以上の場合においても同様の事情が成立する。

【0127】（実施の形態 6）実施の形態 6 では、本発明の表示装置、発光装置を搭載した電子機器等を、いくつか例示する。

【0128】本発明の表示装置、発光装置を搭載した電子機器として、モニター、ビデオカメラ、デジタルカメラ、ゴーグル型ディスプレイ（ヘッドマウントディスプレイ）、ナビゲーションシステム、音響再生装置（オーディオコンボ、カーオーディオ等）、ノート型パーソナルコンピュータ、ゲーム機器、携帯情報端末（モバイルコンピュータ、携帯電話、携帯型ゲーム機または電子書籍等）、記録媒体を備えた画像再生装置（具体的には Digital Versatile Disc (DVD) 等の記録媒体を再生し、その画像を表示しうるディスプレイを備えた装置）などが挙げられる。特に、斜め方向から画面を見る機会が多い電子機器については、視野角の広さが重要視されるため、発光装置を用いることが望ましい。それら電子機器の具体例を図 9 に示す。

【0129】図 9（A）はモニターである。この例は筐体 2001、支持台 2002、表示部 2003、スピーカー部 2004、ビデオ入力端子 2005 等を含んでいる。本発明の表示装置、発光装置は表示部 2003 に用いることができる。発光装置は自発光型であるためバックライトが不要であり、液晶ディスプレイよりも表示部を薄くすることができる。なおモニターには、パソコン用、TV 放送受信用、広告表示用などのすべての情報表示装置が含まれる。

【0130】図 9（B）はデジタルスチルカメラである。この例は本体 2101、表示部 2102、受像部 2

103、操作キー2104、外部接続ポート2105、シャッター2106等を含んでいる。本発明の表示装置、発光装置は表示部2102に用いることができる。

【0131】図9(C)はノート型パーソナルコンピュータである。この例は本体2201、筐体2202、表示部2203、キーボード2204、外部接続ポート2205、ポインティングマウス2206等を含んでいる。本発明の表示装置、発光装置は表示部2203に用いることができる。

【0132】図9(D)はモバイルコンピュータである。この例は本体2301、表示部2302、スイッチ2303、操作キー2304、赤外線ポート2305等を含んでいる。本発明の表示装置、発光装置は表示部2302に用いることができる。

【0133】図9(E)は記録媒体を備えた携帯型の画像再生装置(具体的にはDVD再生装置)である。この例は本体2401、筐体2402、表示部A2403、表示部B2404、記録媒体(DVD等)読込み部2405、操作キー2406、スピーカー部2407等を含んでいる。本発明の表示装置、発光装置は、表示部A2403、表示部B2404に用いることができる。なお、記録媒体を備えた画像再生装置には家庭用ゲーム機器なども含まれる。

【0134】図9(F)はゴーグル型ディスプレイ(ヘッドマウントディスプレイ)である。この例は本体2501、表示部2502、アーム部2503等を含んでいる。本発明の表示装置、発光装置は表示部2502に用いることができる。

【0135】図9(G)はビデオカメラである。この例は本体2601、表示部2602、筐体2603、外部接続ポート2604、リモコン受信部2605、受像部2606、バッテリー2607、音声入力部2608、操作キー2609等を含んでいる。本発明の表示装置、発光装置は表示部2602に用いることができる。

【0136】図9(H)は携帯電話である。この例は本体2701、筐体2702、表示部2703、音声入力部2704、音声出力部2705、操作キー2706、外部接続ポート2707、アンテナ2708等を含んでいる。本発明の表示装置、発光装置は表示部2703に用いることができる。なお、表示部2703は黒色背景に白色文字を表示することで、携帯電話の消費電力を抑制することができる。

【0137】将来に自発光素子の発光輝度を安定的に高くすることが可能となれば、本発明の表示装置、発光装置から出力した画像情報を含む光をレンズ等で拡大投影して、フロント型又はリア型のプロジェクターに用いることもできる。

【0138】このように、本発明の適用範囲は極めて広く、あらゆる分野の電子機器等に使用することが可能である。

【0139】

【発明の効果】本発明はAM型表示装置、発光装置において、各画素に設置される駆動用素子を複数のトランジスタにより構成する。その上で、画素にデータ電流を送込むときには該複数のトランジスタを並列接続状態にし、自発光素子を発光させるときには該複数のトランジスタを直列接続状態にする。このように、駆動用素子を構成する複数のトランジスタの接続状態を、並列または直列と適宜切替えることを特徴とする。その結果、次のような効果が生じる。

【0140】まず、同一画素内の駆動用素子を構成する複数のトランジスタさえ、バラつきがなければ、表示画面全体で発光輝度のムラが現れてしまうという、表示品位上の重大な欠陥を回避することができる。すなわち、各画素に設置されるトランジスタの電気的特性は、基板全体にわたって観察すると、かなりのバラつきをもつ。このバラつきが自発光素子駆動電流 I_E に反映されて、表示画面全体で発光輝度のムラとなってしまうのを防止することができる。ただし、図10(A)のようなカレントミラーを用いた画素回路の場合においても、同一画素内のカレントミラーの二つのトランジスタさえバラつきがなければ、表示画面全体で発光輝度のムラとなるのを防止することができる。この点で本発明は、図10(A)のようなカレントミラーを用いた画素回路の場合と同様の効果を有する。

【0141】しかし、図10(A)のようなカレントミラーを用いた画素回路の場合、同一画素内のカレントミラーの二つのトランジスタ間にバラつきが存在してしまうと、結局発光輝度が画素間で異なってしまうのを防止することができなくなる。その点、本発明の場合では、同一画素内の駆動用素子を構成する複数のトランジスタ間にバラつきが存在しても、その影響は小さく抑制されるため、実用上問題となるほど画素間で発光輝度がバラついてしまうことは防止することができる。

【0142】また、図10(B)の画素回路の場合、画素間で発光輝度がバラついてしまうのは防止することができる。しかし、図10(B)の画素回路の場合には、画素に書込むデータ電流 I_W と、自発光素子を発光させるときの自発光素子駆動電流 I_E との比が、同一値でなくてはならない。これは実用上、非常に厳しい制限である。本発明の場合では、駆動用素子を構成するトランジスタを複数に分割するため、画素に書込むデータ電流 I_W を自発光素子駆動電流 I_E よりも大きくすることが可能である。

【0143】本発明は以上のような利点を有することから、実用的なAM型表示装置、発光装置を製造する上で、重要な技術である。

【図面の簡単な説明】

【図1】 本発明の表示装置、発光装置の画素を示す

【図2】 本発明の表示装置、発光装置の画素を示す図。

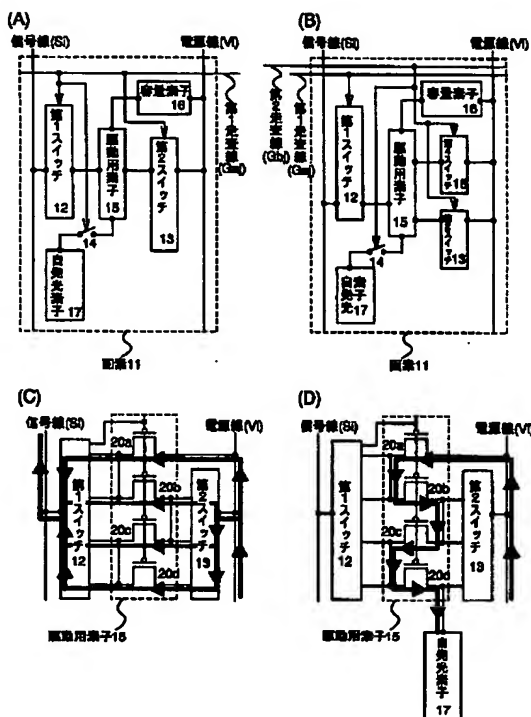
【図3】 本発明の表示装置、発光装置の画素を示す図。

【図4】 本発明の表示装置、発光装置の画素を示す図。

【図5】 本発明の表示装置、発光装置の画素における電流の経路を示す図。

【図6】 本発明の表示装置、発光装置の画素の平面

【図1】



レイアウトを示す図。

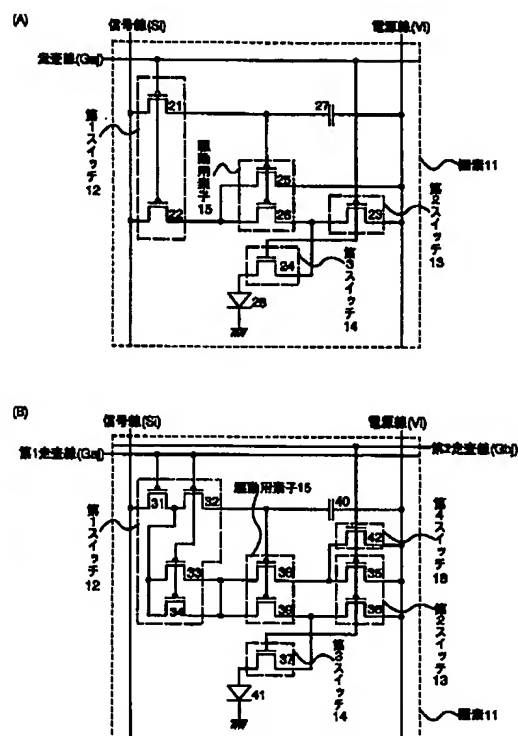
【図7】 本発明の表示装置、発光装置を示す図。

【図8】 駆動用素子を構成するトランジスタの特性を示す図。

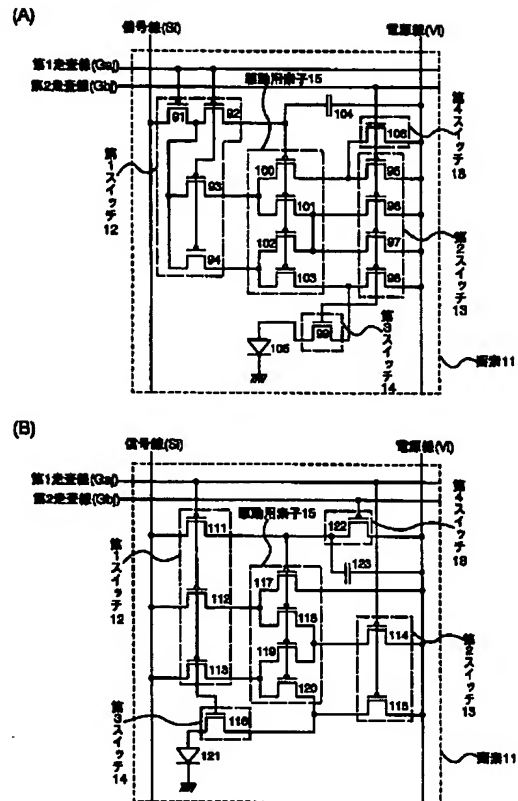
【図9】 本発明の表示装置、発光装置を適用した電子機器を示す図。

【図10】 公知の表示装置、発光装置の画素を示す図。

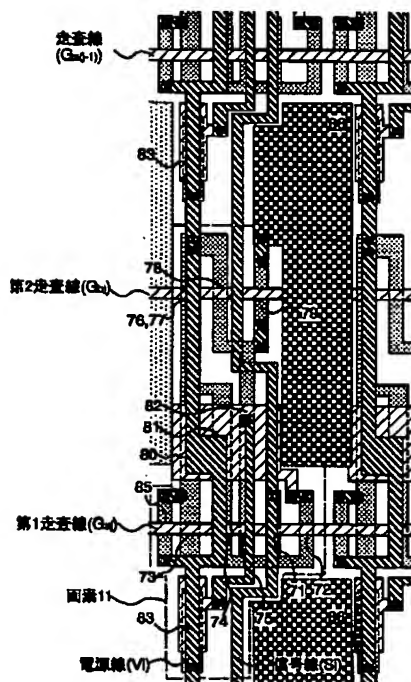
【図2】



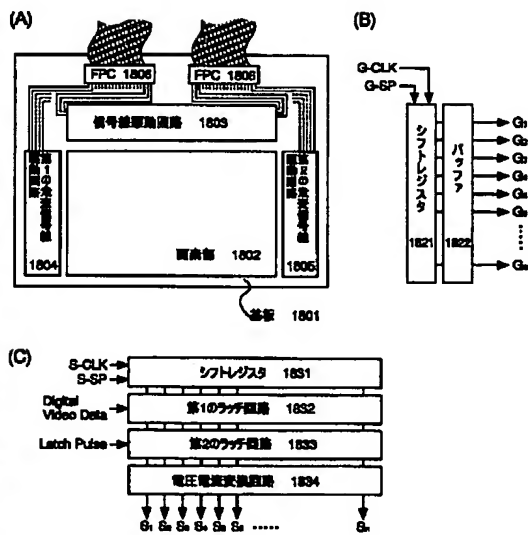
【図4】



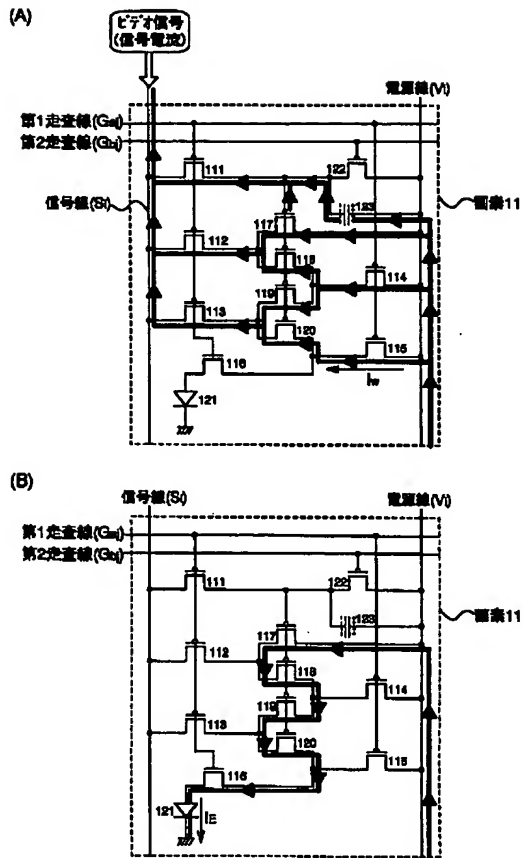
【図 6】



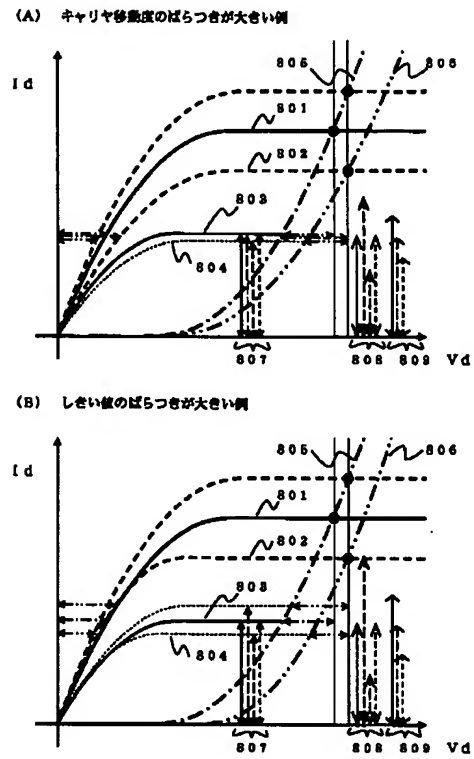
【図 7】



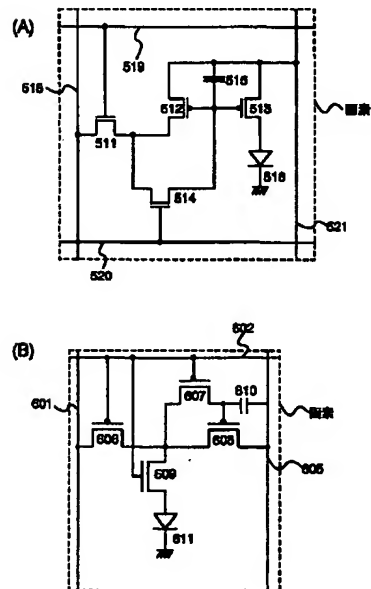
【図5】



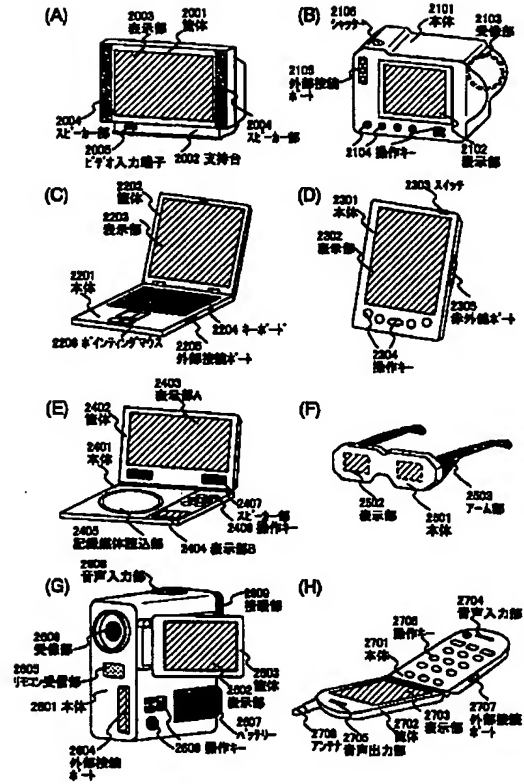
【図8】



【図10】



【図9】



* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The display characterized by having the pixel which has the means which changes a connection condition for each of two or more transistors and two or more of these transistors to a serial or juxtaposition.

[Claim 2] It is the display equipped with at least one pixel. This pixel When it has the component for a drive equipped with two or more transistors and displays by said pixel The display characterized by changing into a series-connection condition two or more transistors with which said component for a drive was equipped, changing into a parallel connection condition two or more transistors with which said component for a drive was equipped in the current when writing data in a sink and said pixel, and passing a current.

[Claim 3] It is the display equipped with at least one pixel. This pixel It has the component for a drive equipped with two or more transistors, and the drain of the first transistor of two or more transistors and the source of the second transistor with which this component for a drive was equipped are connected. **, When these two or more transistors are connected to the serial one and it displays by said pixel When writing a current in a serial and writing data in a sink and said pixel from the source of the first transistor of two or more transistors with which said component for a drive was equipped to the drain of the last transistor The display characterized by passing a current at juxtaposition to two or more transistors with which said component for a drive was equipped.

[Claim 4] It is the display equipped with at least one pixel. Said pixel Each gate of two or more transistors with which have a spontaneous light corpuscle child and the component for a spontaneous light corpuscle child drive equipped with two or more transistors, and said component for a spontaneous light corpuscle child drive was equipped It connects with the common node and the drain of the first transistor of two or more transistors and the source of the second transistor with which said component for a spontaneous light corpuscle child drive was equipped are connected. **, The drain of the transistor of the last of two or more transistors with which these two or more transistors are connected to the serial one, and said component for a spontaneous light corpuscle child drive was equipped When connecting with said spontaneous light corpuscle child and making said spontaneous light corpuscle child of said pixel emit light From the source of the first transistor of two or more transistors with which said component for a spontaneous light corpuscle child drive was equipped to the drain of the transistor of the last of two or more of these transistors When writing a current in a serial and writing data in a sink and said pixel The display characterized by passing [a current] a current for a current from a drain to the source to the second transistor of a sink and two or more of these transistors at a sink and juxtaposition from the source to a drain at the first transistor of two or more transistors with which said component for a spontaneous light corpuscle child drive was equipped.

[Claim 5] In claim 4, when writing data in said pixel Each gate of two or more transistors with which said component for a spontaneous light corpuscle child drive was equipped, All of each drain of the odd-numbered transistor of two or more of these transistors and each source of the even-numbered transistor of two or more of these transistors are connected. The display characterized by performing a sink and

current storage for a predetermined video signal data current to two or more transistors with which said component for a spontaneous light corpuscle child drive was equipped.

[Claim 6] A signal line, the scanning line, a power-source line, a spontaneous light corpuscle child, and the driving means that has n transistors (n is the two or more natural numbers) by which connected in common and each gate electrode was connected to the serial, The 1st switching means arranged between said driving means and said signal lines, The 2nd switching means arranged between said driving means and said power-source lines, It is luminescence equipment with which the pixel which has the 3rd switching means arranged between said driving means and said spontaneous light corpuscle child was prepared. Luminescence equipment characterized by connecting said n transistors to a serial and a current flowing when said n transistors are connected to juxtaposition, a current flows when a signal is inputted into said pixel, and a current flows to said spontaneous light corpuscle child.

[Claim 7] A signal line, the scanning line, a power-source line, a spontaneous light corpuscle child, and the driving means that has n transistors (n is the two or more natural numbers) by which connected in common and each gate electrode was connected to the serial, The capacity holding the gate potential of said n transistors, and the 1st switching means arranged between said driving means and said signal lines, The 2nd switching means arranged between said driving means and said power-source lines, It is luminescence equipment with which the pixel which has the 3rd switching means arranged between said driving means and said spontaneous light corpuscle child was prepared. When a signal is inputted into said pixel, said n transistors are connected to juxtaposition and Current IW flows. It is luminescence equipment which said n transistors are connected to a serial and Current IE flows when a current flows to said spontaneous light corpuscle child, and is characterized by Current IW and Current IE filling $IW=n2 \times IE$.

[Claim 8] With a signal line, the 1st and 2nd scanning lines, the scanning line, a power-source line, and a spontaneous light corpuscle child The driving means which has n transistors (n is the two or more natural numbers) by which connected in common and each gate electrode was connected to the serial, The 1st switching means arranged between said driving means and said signal lines, The 2nd switching means arranged between said driving means and said power-source lines, The 3rd switching means arranged between said driving means and said spontaneous light corpuscle child, It is luminescence equipment with which the pixel which has the 4th switching means arranged between said driving means and said power-source lines was prepared. Luminescence equipment characterized by connecting said n transistors to a serial and a current flowing when said n transistors are connected to juxtaposition, a current flows when a signal is inputted into said pixel, and a current flows to said spontaneous light corpuscle child.

[Claim 9] With a signal line, the 1st and 2nd scanning lines, the scanning line, a power-source line, and a spontaneous light corpuscle child The driving means which has n transistors (n is the two or more natural numbers) by which connected in common and each gate electrode was connected to the serial, The capacity holding the gate potential of said n transistors, and the 1st switching means arranged between said driving means and said signal lines, The 2nd switching means arranged between said driving means and said power-source lines, The 3rd switching means arranged between said driving means and said spontaneous light corpuscle child, It is luminescence equipment with which the pixel which has the 4th switching means arranged between said driving means and said power-source lines was prepared. When a signal is inputted into said pixel, said n transistors are connected to juxtaposition and Current IW flows. It is luminescence equipment which said n transistors are connected to a serial and Current IE flows when a current flows to said spontaneous light corpuscle child, and is characterized by Current IW and Current IE filling $IW=n2 \times IE$.

[Claim 10] Luminescence equipment characterized by inputting the video data of a current value format into said pixel through said signal line in any 1 term of claim 6 thru/or claim 9.

[Claim 11] Luminescence equipment characterized by inputting a data current into said pixel through said signal line in any 1 term of claim 6 thru/or claim 9.

[Claim 12] Luminescence equipment characterized by determining the amount of currents which flows to said spontaneous light corpuscle child with the charge held at said capacity in any 1 term of claim 6

thru/or claim 9.

[Claim 13] Luminescence equipment characterized by inputting a data current into said pixel in any 1 term of claim 6 thru/or claim 9 when only said 1st and 2nd switching means are ON.

[Claim 14] Luminescence equipment characterized by supplying a current to said spontaneous light corpuscle child in any 1 term of claim 6 thru/or claim 9 only when said 3rd switching means is ON.

[Claim 15] It is luminescence equipment characterized by opting for ON or OFF with the signal from said scanning line in claim 6 or claim 7, as for said the 1st thru/or 3rd switching means.

[Claim 16] It is luminescence equipment characterized by said the 1st thru/or 3rd switching means having at least one transistor in claim 6 or claim 7.

[Claim 17] It is luminescence equipment characterized by opting for ON or OFF with the signal from said 1st or 2nd scanning line in claim 8 or claim 9, as for said the 1st thru/or 4th switching means.

[Claim 18] It is luminescence equipment characterized by said the 1st thru/or 4th switching means having at least one transistor in claim 8 or claim 9.

[Claim 19] Electronic equipment characterized by equipping any 1 term of claim 1 thru/or claim 5 with said display of a publication.

[Claim 20] Electronic equipment characterized by equipping any 1 term of claim 6 thru/or claim 18 with said luminescence equipment of a publication.

[Translation done.]

* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the technique of luminescence equipment and a display. Furthermore, it is related with the electronic equipment carrying said luminescence equipment or display. The luminescence equipment in this specification points out the equipment using the light emitted by the spontaneous light corpuscle child. As a spontaneous light corpuscle child's example, there are an organic light emitting diode (OLED) component, a light emitting diode component of an inorganic material system, a field emission light emitting device (FED component), etc. The display in this specification points out the equipment which arranges two or more pixels in the shape of a matrix, and transmits image information visually, and the so-called display.

[0002]

[Description of the Prior Art] In recent years, the importance of the display which performs the display of an image is increasing. The liquid crystal display which displays an image, using a liquid crystal device as a display is broadly used as a display of various applications including a cellular phone or a personal computer taking advantage of high definition, the thin shape, and which lightweight advantage.

[0003] On the other hand, development of the display using a spontaneous light corpuscle child and luminescence equipment is also furthered. this spontaneous light corpuscle child -- an organic material, an inorganic material, a thin film material, a bulk material, and a distributed ingredient -- it crosses extensively and the component of various classes exists.

[0004] promising [for displays] especially -- the typical spontaneous light corpuscle child by whom ** is done is an organic light emitting diode (OLED) component. Since the OLED display using the OLED component as a spontaneous light corpuscle child has the features, such as a high speed of response suitable for a movie display, a high angle of visibility, and a low-battery drive, more than the existing liquid crystal display in addition to a thin shape and the lightweight features, broad applications including a cellular phone or a Personal Digital Assistant (PDA), such as television and a monitor, are expected, and it attracts attention as a next-generation display.

[0005] Especially the OLED indicating equipment of a active-matrix (AM) mold has high-reliability with a passive matrix (PM) mold in the low-power actuation exceeding PM mold the top which can also display a difficult high definition and a difficult big screen, and the expectation for utilization is very strong.

[0006] The OLED component is having structure of having the layer of the organic compound inserted between an anode plate, cathode, and this anode plate and this cathode. The amount of currents which flows for an OLED component, and the luminescence brightness of an OLED component have a relation proportional in general. In the pixel of an AM mold OLED indicating equipment, the transistor for a drive which controls the luminescence brightness of the OLED component of this pixel is connected to an OLED component at the serial.

[0007] There are a volt input method and a current input method as drive method which displays an

image in an AM mold OLED display. The former volt input method inputs the video signal of electrical-potential-difference value formal data as a video signal inputted into a pixel. On the other hand, the latter current input method inputs the video signal of current value formal data as a video signal inputted into a pixel.

[0008] By the volt input method, the electrical potential difference of a video signal is usually directly impressed to the gate electrode of the transistor for a drive of a pixel. Therefore, if the electrical characteristics of the transistor for a drive are not uniform between each pixels and have with the rose when carrying out constant current luminescence of the OLED component, it will be generated with a rose on the OLED component drive current of each pixel. It becomes with [of the luminescence brightness of an OLED component] a rose with [of an OLED component drive current] a rose. If it sees with [of the luminescence brightness of an OLED component] a rose on the whole screen, it will reduce the grace of a display image as nonuniformity of the shape of a sandstorm, and a carpet pattern.

[0009] If an amorphous substance (amorphous) silicon thin film transistor (TFT) is especially used as a transistor for a drive, sufficient current for luminescence of high brightness will not be acquired. Then, polycrystal (Pori) silicon TFT is used as a transistor for a drive. However, in polish recon, it originates in the defect in a grain boundary etc., and there is a problem which is easy to produce with a rose in the electrical characteristics of TFT.

[0010] There is a current input method as one of the effective means for protecting with [of the OLED component drive current in such a volt input method] a rose. By the current input method, the data current value of a video signal is memorized and the same as that of the memorized current value or a several times (forward real number twice containing less than one) as many current as this is usually supplied as an OLED component drive current.

[0011] The pixel circuit of the AM mold OLED display of a current input method shows a typical example to drawing 10 (A) (see A.Yumoto et al., Proc.Asia Display / IDW'01 p.p.1395-1398 (2001), etc.). 516 is an OLED component. Current Miller circuit is used for this pixel circuit. Then, if two transistors which constitute a current mirror are equipped even with the same electrical characteristics, the data current value of a video signal is correctly memorizable. difference -- even if it is with a rose between the electrical characteristics of the transistor for a drive of a pixel -- said two transistors in the same pixel -- each -- the same electrical characteristics -- even having -- if it is, it will be protected with [of the luminescence brightness of an OLED component] a rose.

[0012] The pixel circuit of the AM mold OLED display of a current input method shows other typical examples to drawing 10 (B) (see I.M.Hunter et al., Proc.AM-LCD 2000 p.p.249-252 (2000), etc.). 611 is an OLED component. This pixel circuit short-circuits the drain electrode and gate electrode of a transistor own [for a drive], when writing the electrical potential difference corresponding to a video signal in the gate electrode of the transistor for a drive. A gate electrode is electrically insulated for the data current of a video signal a sink and after that in the condition. Then, if it is made to operate the transistor for a drive in a saturation region when making an OLED component emit light, the transistor for a drive will supply the current of the same value as the data current at the time of writing to an OLED component. Therefore, even if it exists with [of electrical characteristics] a rose in the transistor for a drive of each pixel, it will be protected with [of the luminescence brightness of an OLED component] a rose.

[0013]

[Problem(s) to be Solved by the Invention] Although drawing 10 (A) and (B) should be able to memorize the data current value correctly as mentioned above, they have the following serious problems.

[0014] First, the trouble in the pixel circuit of drawing 10 (A) is that the electrical-characteristics hamper with two same transistors which constitute a current mirror is made into a prerequisite. If it devises at the time of a design, since it is also possible to produce both transistors side by side on a substrate, a certain extent can make it decrease with a rose. But at current polish recon, it originates in the defect in the grain boundary etc., and, usually remains with [which exceeds a tolerance limit in addition to electrical characteristics, such as a threshold electrical potential difference of TFT, and electric field

effect mobility] a rose.

[0015] When displaying the image of 64 gradation, specifically, it will be necessary to hold down with a brightness rose to extent less than 1%. However, in the polish recon used ordinarily now, it is difficult to memorize a data current value in 1% of precision in the pixel circuit of drawing 10 (A). Namely, the high definition display image of homogeneity cannot be obtained in 10 minutes which does not have nonuniformity on the whole screen only by using the pixel circuit of drawing 10 (A).

[0016] Next, the trouble in the pixel circuit of drawing 10 (B) is a point that the video signal data current written in a pixel and the OLED component drive current at the time of making an OLED component emit light become the same value. When producing an AM mold OLED display, the point that both currents must be made into the same value serves as a matter of fact quite severe constraint.

[0017] Specifically in an actual AM mold OLED display, a lot of parasitic capacitance and parasitism resistance will be attached to a signal line etc. Consequently, the case where it is required to take the measure taken larger than an OLED component drive current produces a video signal data current not a little. Especially, a video signal data current is made into an analog value, and in carrying out a gradation expression, the writing of the video signal data current of an umbra becomes very difficult.

[0018] This invention is made in view of existence of the above-mentioned trouble. This invention first makes it a technical problem to offer the AM mold OLED display with which the ratio of the video signal data current written in a pixel and the OLED component drive current at the time of making an OLED component emit light is not fixed to "1" unlike the pixel circuit of drawing 10 (B). Next, this invention is premised on in addition remaining with [of electrical characteristics] a rose to some extent between the transistors by which contiguity installation of [in the same pixel] was carried out unlike the pixel circuit of drawing 10 (A). This invention makes it a technical problem to offer the AM mold OLED display with which it was fully controlled with [of an OLED component drive current] the rose on it as compared with the case of the pixel circuit using a current mirror like drawing 10 (A).

[0019]

[Means for Solving the Problem] In order to solve the above-mentioned technical problem, it is characterized by this invention constituting the component for a drive installed in each pixel with two or more transistors in AM mold indicating equipment or luminescence equipment, changing these two or more transistors into a parallel connection condition, when reading a data current into a pixel, and changing these two or more transistors into a series connection condition, when making a spontaneous light corpuscle child emit light.

[0020] In addition, even if it is the display and luminescence equipment using components other than an OLED component, when using the component of a current drive mold, the configuration of this invention can be used.

[0021] The outline of the pixel configuration of such a display of this invention or luminescence equipment is explained using drawing 1 (A) and (B). In the picture element part which has two or more pixels, the pixel 11 arranged at eye a j line i train is shown in drawing 1 (A). A pixel 11 has the 1st switch 12 which has a signal line (Si), a power-source line (Vi), the 1st scanning line (Gaj), and a switching function - the 3rd switch 14, the component 15 for a drive, a capacitative element 16, and the spontaneous light corpuscle child 17. In addition, when the parasitic capacitance of the node in which the capacitative element 16 is installed by drawing 1 (A) and (B) is large, it is not necessary to necessarily form a capacitative element 16.

[0022] As a spontaneous light corpuscle child, since an OLED component corresponds typically, the notation of diode is used as a notation which expresses a spontaneous light corpuscle child with this specification. However, diode characteristics are not indispensable to a spontaneous light corpuscle child, and, in the case of a spontaneous light corpuscle child with diode characteristics, this invention is not limited. If it furthermore refuses, the spontaneous light corpuscle child in this specification does not need to bear a display function by spontaneous light that what is necessary is just the component for a display of a current drive mold. For example, although it is an optical shutter like liquid crystal, what is controlled not by the electrical-potential-difference value but by the current value is contained in the spontaneous light corpuscle child in this specification.

[0023] One or more semiconductor devices which have switching functions, such as a transistor, can be used for the 1st switch 12 - the 3rd switch 14. Two or more semiconductor devices, such as a transistor, can be similarly used for the component 15 for a drive. ON or OFF is determined by the signal by which the 1st switch 12 and the 2nd switch 13 are given from the 1st scanning line (Gaj). Since the 1st switch 12 and the 2nd switch 13 should just function as switches, there is especially no limitation in the conductivity type of a semiconductor device used.

[0024] In addition, the 1st switch 12 is installed between the signal line (Si) and the component 15 for a drive, and the role which controls the writing of a signal to a pixel 11 is played. Moreover, the 2nd switch 13 is installed between the power-source line (Vi) and the component 15 for a drive, and controls supply of the current from a power-source line to a pixel 11.

[0025] The case where the 4th switch 18 and the 2nd scanning line (Gbj) have been added and arranged to the pixel 11 shown in drawing 1 (A) is shown in drawing 1 (B). One or more semiconductor devices which have switching functions, such as a transistor, can be used for the 4th switch 18. ON or OFF is determined by the signal by which the 4th switch 18 is given from the 2nd scanning line (Gbj). Since the 1st switch 12 and the 2nd switch 13 should just function as switches, there is especially no limitation in the conductivity type of a semiconductor device used.

[0026] In addition, the 4th switch 18 bears a role of a component for initialization of a pixel 11. If the 4th switch 18 is turned on, the charge currently held at the capacitive element 16 is emitted, and the component 15 for a drive will become off and will end the spontaneous light corpuscle child's 17 luminescence further.

[0027] In this invention, the component 15 for a drive is constituted from two or more transistors, and when writing the data current of a video signal in a pixel 11, and when making the spontaneous light corpuscle child 17 do sink luminescence of the current, the description is in the point of changing and using connection of these two or more transistors for juxtaposition and a serial. In drawing 1 (A) and (B), carrying out on-off control for the 1st switch 12 and the 2nd switch 13 with the signal from the scanning line (Gaj) is the means which changes a parallel connection condition and a series connection condition about two or more transistors of the component 15 for a drive.

[0028] Here, the pixel 11 when the component 15 for a drive consists of four transistors 20a-20d as an example is shown in drawing 1 (C) and (D), and the path of the current in a pixel 11 is explained below.

[0029] Drawing 1 (C) shows the case where a data current is written in a pixel 11, and drawing 1 (D) shows the case where a spontaneous light corpuscle child is made to emit light. In addition, in drawing 1 (C) and (D), components other than the 1st switch 12, the 2nd switch 13, the component 15 for a drive, the spontaneous light corpuscle child 17, a signal line (Si), and a power-source line (Vi) and wiring omit illustration.

[0030] First, the case where a data current is written in a pixel 11 is explained. In drawing 1 (C), the 1st switch 12 and the 2nd switch 13 are turned on with the signal given from the 1st scanning line (Gaj). Then, each transistor will be in a diode connection condition, and the component 15 for a drive will be in a parallel connection condition mutually. A current path passes along the 2nd switch 13, the component 15 for a drive, and the 1st switch 12 from a power-source line (Vi), and is a signal line (Si). The current value I_W at this time is a data current value of a video signal, and is a predetermined current value which a signal-line drive circuit outputs to a signal line (Si).

[0031] Subsequently, the case where the spontaneous light corpuscle child 17 is made to emit light is explained. In drawing 1 (D), the 1st switch 12 and the 2nd switch 13 are turned off with the signal given from the 1st scanning line (Gaj). Then, as for the component 15 for a drive, each transistor will be in a series connection condition mutually. A current path is the spontaneous light corpuscle child 17 through Transistors 20a, 20b, 20c, and 20d from a power-source line (Vi). The spontaneous light corpuscle child's 17 luminescence brightness is decided by the current value I_E at this time.

[0032] As mentioned above, when writing a data current in a pixel, in this invention, the transistors 20a-20d which constitute the component 15 for a drive are used for juxtaposition (drawing 1 (C)). On the other hand, when passing a current to the spontaneous light corpuscle child 17 whom a pixel 11 has, the transistors 20a-20d which constitute the component 15 for a drive at the time of a spontaneous light

corpuscle child drive are used for a serial (drawing 1 (D)). Therefore, if it assumes that Transistors [20a-20d] electrical characteristics are the same, the current value IW at the time of writing will be 16 times (42 times) the current value IE at the time of a spontaneous light corpuscle child drive. If the case where the number of the transistors which constitute the component 15 for a drive is n is more generally considered, under conditions that these all transistors have the same electrical characteristics, the relation of a degree type (1) will be materialized between the current value IW at the time of video signal writing, and the current value IE at the time of a spontaneous light corpuscle child drive.

[0033]

[Equation 1] $IW = n \times IE \dots (1)$

[0034] In addition, in order to materialize a formula (1) strictly, it becomes conditions that all the transistors that constitute the component 15 for a drive have the same electrical characteristics.

However, even if the electrical characteristics of this transistor are the cases where it has followed with [of a some] the rose mutually, it is actually possible to treat noting that a formula (1) is materialized in approximation.

[0035] Therefore, in this invention, the component 15 for a drive is constituted from two or more transistors, and it has the features that the current value IW at the time of writing and the current value IE at the time of a spontaneous light corpuscle child drive can be set as arbitration by changing and using connection of these two or more transistors for juxtaposition and a serial when writing a video signal current in a pixel 11, and when making a spontaneous light corpuscle child emit light.

[0036] Moreover, though the electrical characteristics of each transistor which constitutes the component 15 for a drive have followed with [of a some] the rose mutually as another features of this invention, there is a greatly mitigable point about the effect being reflected in the spontaneous light corpuscle child drive current IE. A concrete example is taken up about this and it explains in the gestalt 5 of operation.

[0037] Also in the pixel circuit using a current mirror like drawing 10 (A), as far as two transistors in a pixel are concerned, there was a problem as which the same electrical-characteristics hamper will be required. However, in this invention, even the transistor in the same pixel is already mutually premised on electrical characteristics differing a little. That is, this invention is excellent in the tolerant point of receiving with [of a transistor] a property rose, as compared with the pixel circuit using the current mirror of a current input method. As a result, by this invention, even if it exists with [of the poly-Si TFT resulting from the defect in a grain boundary etc.] an electrical-characteristics rose, it becomes possible to equalize the spontaneous light corpuscle child drive current IE even on practical use level.

[0038]

[Embodiment of the Invention] (Gestalt 1 of operation) The outline of the pixel of the display of this invention and luminescence equipment was described above using drawing 1 . The gestalt 1 of operation explains the concrete example of the pixel of the display of this invention, and luminescence equipment using drawing 2 -4. In order to simplify, transistor count n which constitutes the component 15 for a drive gives the example in 2-4.

[0039] The first example is first explained using drawing 2 (A).

[0040] The pixel 11 arranged at eye a j line i train is shown in drawing 2 (A). And a pixel 11 has a signal line (Si), a power-source line (Vi), the scanning line (Gaj), transistors 21-26, a capacitive element 27, and the spontaneous light corpuscle child 28. The pixel 11 shown in drawing 2 (A) illustrates concretely the pixel 11 shown in drawing 1 (A) with a transistor, and the transistors 21 and 22 of a p channel mold are equivalent to the 1st switch 12. The transistor 23 of a p channel mold is equivalent to the 2nd switch 13, and the transistor 24 of an n channel mold is equivalent to the 3rd switch 14. The transistors 25 and 26 of a p channel mold are equivalent to the component 15 for a drive.

[0041] Each gate electrode of transistors 21-24 is connected to the scanning line (Gaj). A capacitive element 27 bears the role holding the electrical potential difference between the gate sources of a transistor 25. In addition, it is necessary to necessarily form a capacitive element 27 neither in the case where the gate capacitance of transistors 25 and 26 is large, nor the case where the parasitic capacitance of this node is large.

[0042] When writing a video signal data current in the pixel 11 shown in drawing 2 (A), delivery and transistors 21-23 are turned the scanning line (Gaj) for a low voltage signal, and ON and a transistor 24 are turned OFF. At this time, transistors 25 and 26 become the relation of parallel connection mutually on a current path. On the other hand, when passing a current to the spontaneous light corpuscle child 28, delivery and transistors 21-23 are turned the scanning line (Gaj) for a high potential signal, and OFF and a transistor 24 are turned ON. At this time, transistors 25 and 26 become the relation of series connection mutually on a current path.

[0043] The connection-related change of the transistors 25 and 26 of the component 15 for a drive is controlled by the example of drawing 2 (A) only with the scanning line (Gaj). Moreover, it constitutes from a transistor of the minimum number which calls the 1st switch two pieces and calls the 2nd switch only one transistor. Thus, since the example of drawing 2 (A) is stopping the number of scanning lines and a transistor count few, when thinking numerical aperture reservation and poor manufacture incidence-rate reduction as important, it is the configuration of having been suitable.

[0044] Subsequently, an example different from drawing 2 (A) is explained using drawing 2 (B).

[0045] The pixel 11 arranged at eye a j line i train is shown in drawing 2 (B). and the pixel 11 -- a signal line (Si), a power-source line (Vi), the 1st scanning line (Gaj), the 2nd scanning line (Gbj), and transistor 31- it has 39, 42, a capacitive element 40, and the spontaneous light corpuscle child 41. The pixel 11 shown in drawing 2 (B) illustrates concretely the pixel 11 shown in drawing 1 (B) with a transistor, and the transistors 31-34 of a p channel mold are equivalent to the 1st switch 12. The transistors 35 and 36 of a p channel mold are equivalent to the 2nd switch 13, and the transistor 37 of an n channel mold is equivalent to the 3rd switch 14. The transistors 38 and 39 of a p channel mold are equivalent to the component 15 for a drive. The transistor 42 of an n channel mold is equivalent to the 4th switch 18.

[0046] Each gate electrode of transistors 31-34 is connected to the 1st scanning line (Gaj). transistor 35- each 37 or 42 gate electrodes are connected to the 2nd scanning line (Gbj). A capacitive element 40 bears the role holding the electrical potential difference between the gate sources of a transistor 38. In addition, it is necessary to necessarily form a capacitive element 40 neither in the case where the gate capacitance of transistors 38 and 39 is large, nor the case where the parasitic capacitance of this node is large.

[0047] When writing a video signal data current in the pixel 11 shown in drawing 2 (B), delivery and transistors 31-36 are turned the 1st scanning line (Gaj) and the 2nd scanning line (Gbj) for a low voltage signal, and ON and transistors 37 and 42 are turned OFF. At this time, transistors 38 and 39 become the relation of parallel connection mutually on a current path. On the other hand, when passing a current to the spontaneous light corpuscle child 41, delivery and transistors 31-36 are turned the scanning line (Gaj) for a high potential signal, and OFF and transistors 37 and 42 are turned ON. At this time, transistors 38 and 39 become the relation of series connection mutually on a current path.

[0048] The connection-related change of the transistors 38 and 39 of the component 15 for a drive is controlled by the example of drawing 2 (B) using the 1st scanning line (Gaj) and the 2nd scanning line (Gbj). However, no transistors controlled by the 2nd scanning line (Gbj) are connected with the signal line (Si). Moreover, the spontaneous light corpuscle child 41 does not concern with the potential of the 1st scanning line (Gaj) and have whether sink luminescence of the current is carried out, and there is the description controllable only by the potential of the 2nd scanning line (Gbj). Therefore, when writing in a data current, it is except, and it is sending a signal independent of the 1st scanning line (Gaj) to the 2nd scanning line (Gbj), and the spontaneous light corpuscle child's 41 luminescence time amount can be controlled to arbitration.

[0049] This is the very important features, when a time amount gradation method expresses a middle gradation expression. When applying a time amount gradation method to the AM mold OLED display which has a poly-Si TFT drive circuit, it is because sufficient multi-tone display is difficult without a means to stop luminescence throughout [train scan term]. Moreover, even if it is the case where a middle gradation expression is expressed by using an analog video signal data current, in order to prevent animation dotage peculiar to a hold mold display, it is useful for an application, such as emitting light in an impulse mold, (see T.Kurita, Proc.AM-LCD 2000 p.p.1-4 (2000), etc. about animation dotage

peculiar to a hold mold display, for example).

[0050] Moreover, there is a point which storage of a video signal data current can perform more correctly as another features of the example of drawing 2 (B). In the example of drawing 2 (A), a transistor 25 connects a transistor 26 to a power-source line (Vi) through a transistor 23 to carrying out direct continuation at the time of the writing of a data current. Therefore, the time of the writing of a data current serves as incorrectness by the voltage drop with a transistor 23. In the example of another side drawing 2 (B), a transistor 38 connects a transistor 39 to a power-source line (Vi) through a transistor 36 through a transistor 35. about a voltage drop with a transistor 35 and a transistor 36, it becomes comparable -- as -- rubbing -- a video signal data current can be memorized more correctly.

[0051] Then, the 3rd example is explained using drawing 3 (A).

[0052] The pixel 11 arranged at eye a j line i train is shown in drawing 3 (A). and the pixel 11 -- a signal line (Si), a power-source line (Vi), the 1st scanning line (Gaj), the 2nd scanning line (Gbj), and transistor 51- it has 57, 60, a capacitative element 58, and the spontaneous light corpuscle child 59. The pixel 11 shown in drawing 3 (A) illustrates concretely the pixel 11 shown in drawing 1 (B) with a transistor, and the transistors 51-53 of an n channel mold are equivalent to the 1st switch 12. The transistor 54 of an n channel mold is equivalent to the 2nd switch 13, and the transistor 55 of a p channel mold is equivalent to the 3rd switch 14. The transistors 56 and 57 of a p channel mold are equivalent to the component 15 for a drive. The transistor 60 of an n channel mold is equivalent to the 4th switch 18.

[0053] Each gate electrode of transistors 51-55 is connected to the 1st scanning line (Gaj). The gate electrode of a transistor 60 is connected to the 2nd scanning line (Gbj). A capacitative element 58 bears the role holding the electrical potential difference between the gate sources of a transistor 56. In addition, it is necessary to necessarily form a capacitative element 58 neither in the case where the gate capacitance of transistors 56 and 57 is large, nor the case where the parasitic capacitance of this node is large.

[0054] When writing a video signal data current in the pixel 11 shown in drawing 3 (A), delivery and transistors 51-54 are turned the 1st scanning line (Gaj) for a high potential signal, and ON and a transistor 55 are turned OFF. At this time, transistors 56 and 57 become the relation of parallel connection mutually on a current path. On the other hand, when passing a current to the spontaneous light corpuscle child 59, delivery and transistors 51-54 are turned the scanning line (Gaj) for a low voltage signal, and OFF and a transistor 55 are turned ON. At this time, transistors 56 and 57 become the relation of series connection mutually on a current path.

[0055] In addition, in the 2nd scanning line (Gbj), delivery and a transistor 60 are turned off for the low voltage signal between the above.

[0056] Also in the pixel 11 shown in drawing 3 (A), the spontaneous light corpuscle child's 59 luminescence time amount is controllable by the signal sent to the 2nd scanning line (Gbj) to arbitration like the case of the example of drawing 2 (B). That is, if a high potential signal is sent to the 2nd scanning line (Gbj) and a transistor 60 is turned ON during spontaneous light corpuscle child 59 luminescence, a transistor 56 will become off and the spontaneous light corpuscle child 59 will quench. However, if a video signal data current will not be again written in once it carries out quenching of the spontaneous light corpuscle child 59, the point which is not made to emit light in the spontaneous light corpuscle child 59 differs from the example of drawing 2 (B).

[0057] In the pixel 11 shown in drawing 3 (A), the features that the spontaneous light corpuscle child's 59 luminescence time amount is controllable to arbitration are the same as that of the case of the example of drawing 2 (B). That is, it becomes possible to express a middle gradation expression with a time amount gradation method first. Moreover, even if it is the case where a middle gradation expression is expressed by using an analog video signal data current, in order to prevent animation dotage peculiar to a hold mold display, it is useful for an application, such as emitting light in an impulse mold.

[0058] In the pixel 11 shown in drawing 3 (A), the transistors 51-54 of the 1st and 2nd switch 12 and the transistor 60 of the 4th switch 18 are n channel molds, and the transistor 55 of the 3rd switch 14 is a p channel mold. This differs from the case of the example of drawing 2 (A) and (B). However, especially this is what [only] illustrated that there was no limit about the channel mold of the transistor of a

switch.

[0059] Then, the 4th example is explained using drawing 3 (B).

[0060] The pixel 11 arranged at eye a j line i train is shown in drawing 3 (B). and the pixel 11 -- a signal line (Si), a power-source line (Vi), the 1st scanning line (Gaj), the 2nd scanning line (Gbj), and transistor 71- it has 82, 85, a capacitive element 83, and the spontaneous light corpuscle child 84. The pixel 11 shown in drawing 3 (B) illustrates concretely the pixel 11 shown in drawing 1 (B) with a transistor, and the transistors 71-75 of a p channel mold are equivalent to the 1st switch 12. The transistors 76-78 of a p channel mold are equivalent to the 2nd switch 13, and the transistor 79 of an n channel mold is equivalent to the 3rd switch 14. The transistors 80-82 of a p channel mold are equivalent to the component 15 for a drive. The transistor 85 of an n channel mold is equivalent to the 4th switch 18.

[0061] transistor 71- each 75 or 85 gate electrodes are connected to the 1st scanning line (Gaj). The gate electrode of transistors 76-79 is connected to the 2nd scanning line (Gbj). A capacitive element 83 bears the role holding the electrical potential difference between the gate sources of a transistor 80. In addition, it is necessary to necessarily form a capacitive element 83 neither in the case where the gate capacitance of transistors 80-82 is large, nor the case where the parasitic capacitance of this node is large.

[0062] When writing a video signal data current in the pixel 11 shown in drawing 3 (B), delivery and transistors 71-78 are turned the 1st scanning line (Gaj) and the 2nd scanning line (Gbj) for a low voltage signal, and ON and transistors 79 and 85 are turned OFF. At this time, transistors 80-82 become the relation of parallel connection mutually on a current path. On the other hand, when passing a current to the spontaneous light corpuscle child 84, delivery and transistors 71-78 are turned the scanning line (Gaj) for a high potential signal, and OFF and transistors 79 and 85 are turned ON. At this time, transistors 80-82 become the relation of series connection mutually on a current path.

[0063] The connection-related change of the transistors 80-82 of the component 15 for a drive is controlled by the example of drawing 3 (B) using the 1st scanning line (Gaj) and the 2nd scanning line (Gbj). However, no transistors controlled by the 2nd scanning line (Gbj) are connected with the signal line (Si). Moreover, the spontaneous light corpuscle child 84 does not concern with the potential of the 1st scanning line (Gaj) and have whether sink luminescence of the current is carried out, and there is the description controllable only by the potential of the 2nd scanning line (Gbj). Therefore, when writing in a data current, it is except, and it is sending a signal independent of the 1st scanning line (Gaj) to the 2nd scanning line (Gbj), and the spontaneous light corpuscle child's 84 luminescence time amount can be controlled to arbitration. This situation is the same as that of the example of drawing 2 (B).

[0064] Therefore, also in the pixel 11 shown in drawing 3 (B), there are the following features resulting from the spontaneous light corpuscle child's 84 luminescence time amount being controllable to arbitration. That is, it becomes possible to express a middle gradation expression with a time amount gradation method first. Moreover, even if it is the case where a middle gradation expression is expressed by using an analog video signal data current, in order to prevent animation dotage peculiar to a hold mold display, it is useful for an application, such as emitting light in an impulse mold.

[0065] The 5th example is explained using drawing 4 (A).

[0066] The pixel 11 arranged at eye a j line i train is shown in drawing 4 (A). and the pixel 11 -- a signal line (Si), a power-source line (Vi), the 1st scanning line (Gaj), the 2nd scanning line (Gbj), and transistor 91- it has 103, 106, a capacitive element 104, and the spontaneous light corpuscle child 105. The pixel 11 shown in drawing 4 (A) illustrates concretely the pixel 11 shown in drawing 1 (B) with a transistor, and the transistors 91-94 of a p channel mold are equivalent to the 1st switch 12. The transistors 95-98 of a p channel mold are equivalent to the 2nd switch 13, and the transistor 99 of an n channel mold is equivalent to the 3rd switch 14. The transistors 100-103 of a p channel mold are equivalent to the component 15 for a drive. The transistor 104 of an n channel mold is equivalent to the 4th switch 18.

[0067] Each gate electrode of transistors 91-94 is connected to the 1st scanning line (Gaj). The gate electrode of transistors 95-99,106 is connected to the 2nd scanning line (Gbj). A capacitive element 104 bears the role holding the electrical potential difference between the gate sources of a transistor 100. In addition, it is necessary to necessarily form a capacitive element 104 neither in the case where the

gate capacitance of transistors 100-103 is large, nor the case where the parasitic capacitance of this node is large.

[0068] When writing a video signal data current in the pixel 11 shown in drawing 4 (A), delivery and transistors 91-98 are turned the 1st scanning line (Gaj) and the 2nd scanning line (Gbj) for a low voltage signal, and ON and a transistor 99,106 are turned OFF. At this time, transistors 100-103 become the relation of parallel connection mutually on a current path. On the other hand, when passing a current to the spontaneous light corpuscle child 105, delivery and transistors 91-98 are turned the scanning line (Gaj) for a high potential signal, and OFF and a transistor 99,106 are turned ON. At this time, transistors 100-103 become the relation of series connection mutually on a current path.

[0069] The connection-related change of the transistors 100-103 of the component 15 for a drive is controlled by the example of drawing 4 (A) using the 1st scanning line (Gaj) and the 2nd scanning line (Gbj). However, no transistors controlled by the 2nd scanning line (Gbj) are connected with the signal line (Si). Moreover, the spontaneous light corpuscle child 105 does not concern with the potential of the 1st scanning line (Gaj) and have whether sink luminescence of the current is carried out, and there is the description controllable only by the potential of the 2nd scanning line (Gbj). Therefore, when writing in a data current, it is except, and it is sending a signal independent of the 1st scanning line (Gaj) to the 2nd scanning line (Gbj), and the spontaneous light corpuscle child's 84 luminescence time amount can be controlled to arbitration. This situation is the same as that of the example of drawing 2 (B).

[0070] Therefore, also in the pixel 11 shown in drawing 4 (A), there are the following features resulting from the spontaneous light corpuscle child's 84 luminescence time amount being controllable to arbitration. That is, it becomes possible to express a middle gradation expression with a time amount gradation method first. Moreover, even if it is the case where a middle gradation expression is expressed by using an analog video signal data current, in order to prevent animation dotage peculiar to a hold mold display, it is useful for an application, such as emitting light in an impulse mold.

[0071] The 6th example is explained using drawing 4 (B).

[0072] The pixel 11 arranged at eye a j line i train is shown in drawing 4 (B). and the pixel 11 -- a signal line (Si), a power-source line (Vi), the 1st scanning line (Gaj), the 2nd scanning line (Gbj), and transistor 111- it has 120, 122, a capacitive element 123, and the spontaneous light corpuscle child 121. The pixel 11 shown in drawing 4 (B) illustrates concretely the pixel 11 shown in drawing 1 (B) with a transistor, and the transistors 111-113 of a p channel mold are equivalent to the 1st switch 12. The transistors 114 and 115 of a p channel mold are equivalent to the 2nd switch 13, and the transistor 116 of an n channel mold is equivalent to the 3rd switch 14. The transistors 117-120 of a p channel mold are equivalent to the component 15 for a drive. The transistor 122 of a p channel mold is equivalent to the 4th switch 18.

[0073] Each gate electrode of transistors 111-116 is connected to the 1st scanning line (Gaj). The gate electrode of a transistor 122 is connected to the 2nd scanning line (Gbj). A capacitive element 123 bears the role holding the electrical potential difference between the gate sources of a transistor 117. In addition, it is necessary to necessarily form a capacitive element 123 neither in the case where the gate capacitance of transistors 117-120 is large, nor the case where the parasitic capacitance of this node is large.

[0074] When writing a video signal data current in the pixel 11 shown in drawing 4 (B), delivery and transistors 111-115 are turned the 1st scanning line (Gaj) for a high potential signal, and ON and a transistor 116 are turned OFF. At this time, transistors 117-120 become the relation of parallel connection mutually on a current path. On the other hand, when passing a current to the spontaneous light corpuscle child 121, delivery and transistors 111-115 are turned the 1st scanning line (Gaj) for a low voltage signal, and OFF and a transistor 116 are turned ON. At this time, transistors 117-120 become the relation of series connection mutually on a current path.

[0075] In addition, in the 2nd scanning line (Gbj), delivery and a transistor 122 are turned off for the low voltage signal between the above.

[0076] Also in the pixel 11 shown in drawing 4 (B), the spontaneous light corpuscle child's 121 luminescence time amount is controllable by the signal sent to the 2nd scanning line (Gbj) to arbitration

like the case of the example of drawing 2 (B). That is, if a high potential signal is sent to the 2nd scanning line (G_{bj}) and a transistor 122 is turned ON during spontaneous light corpuscle child 121 luminescence, a transistor 117 will become off and the spontaneous light corpuscle child 121 will quench. However, if a video signal data current will not be again written in once it carries out quenching of the spontaneous light corpuscle child 121, the point which is not made to emit light in the spontaneous light corpuscle child 59 differs from the example of drawing 2 (B).

[0077] In the pixel 11 shown in drawing 4 (B), the features that the spontaneous light corpuscle child's 121 luminescence time amount is controllable to arbitration are the same as that of the case of the example of drawing 2 (B). That is, it becomes possible to express a middle gradation expression with a time amount gradation method first. Moreover, even if it is the case where a middle gradation expression is expressed by using an analog video signal data current, in order to prevent animation dotage peculiar to a hold mold display, it is useful for an application, such as emitting light in an impulse mold.

[0078] In the above, six kinds of pixels 11 of a configuration of differing, respectively were explained as an example of the pixel 11 of the display of this invention, and luminescence equipment using drawing 2 -4. However, the pixel configuration of the display of this invention and luminescence equipment is not necessarily limited to these six sorts.

[0079] (Gestalt 2 of operation) The gestalt 2 of operation explains the drive approach of a pixel 11. The case of the pixel 11 shown in drawing 4 (B) as an example is taken up, and it explains using drawing 5.

[0080] First, video signal write-in actuation and luminescence actuation are explained.

[0081] By the signal outputted from the scanning-line drive circuit (not shown) first established in the perimeter of a pixel 11, the 1st scanning line (G_{aj}) of the j-th line is chosen. That is, a low voltage (L level) signal is outputted to the 1st scanning line (G_{aj}), and the gate electrode of transistors 111-116 serves as low voltage (L level). At this time, the transistors 111-115 of a p channel mold serve as ON, and the transistor 116 of an n channel mold becomes off. And from the signal-line drive circuit (not shown) established in the perimeter of a pixel 11, the video signal data current I_W is inputted into a pixel 11 through the signal line (S_i) of eye i train.

[0082] If transistors 111-113 turn on, transistors 117-120 will be in the diode connection condition which the gate connected with the drain too hastily. That is, a pixel 11 becomes four parallel diodes with equivalence in circuit. Between the power-source line (V_i) of a pixel 11, and a signal line (S_i), Current I_W is passed in this condition (see drawing 5 (A)).

[0083] After the current I_W which flows four parallel diodes will be in a steady state, the 1st scanning line (G_{aj}) is made into high potential (H level). Then, transistors 111-113 become off and the video signal data current I_W is memorized by the pixel.

[0084] Then, if the 1st scanning line (G_{aj}) serves as high potential (H level), the transistors 111-115 of a p channel mold will become off, and the transistor 116 of an n channel mold will serve as ON. As for transistors 117-120, connection is rearranged by the serial condition. If electrical-potential-difference conditions are beforehand set up so that a transistor 120 may operate in a saturation region at this time, the component for a drive will supply constant current I_E to a spontaneous light corpuscle child.

[0085] The value of constant current I_E is the magnitude of about 1/16 of the video signal data current I_W. With the gestalt of this operation, the component for a drive is because it is constituted by 4 transistors. More generally, when the component for a drive is constituted by n transistors, Current I_E serves as magnitude of 1 for abbreviation n 2 minutes of the video signal data current I_W.

[0086] Thus, with the gestalt of this operation, the write-in data current I_W can be made into about 16 times of the spontaneous light corpuscle child drive current I_E at a big value. Therefore, even if it is a case with it difficult [to write promptly the minute current of spontaneous light corpuscle child drive current I_E extent in a pixel directly for parasitic capacitance etc.], it becomes possible to write the video signal data current I_W in a pixel.

[0087] In addition, as the approach of a middle gradation expression, the gestalt of this operation may take the analog video method, and may take the digital video method. In the case of an analog video method, the data current I_W which changes in analog as a video signal data current is used. In the case of a digital video method, unit brightness is prepared only for one data current I_W as the ON state

current of criteria. And it is convenient to use the time amount gradation method which adds unit brightness in time and carries out a gradation expression (digital time amount gradation method). Or a digital video method can also be held by the approach of combining the area gradation method which adds unit brightness in area and carries out a gradation expression, and a time amount gradation method and an area gradation method.

[0088] moreover, the gestalt of this operation -- setting -- an analog video method and a digital video method -- even if it adopts any, the case where the video signal data current IW is set to 0 may be needed. However, since I hear that a spontaneous light corpuscle child's luminescence brightness is set to 0 and it is when setting the video signal data current IW to 0, it is not necessary to carry out the write-in storage of the IW correctly to a pixel. Therefore, gate voltage which becomes off [the transistors 117-120 of the component for a drive] in this case may be outputted to a direct signal line (Si). That is, a video signal may be exceptionally outputted not with a current value but with an electrical-potential-difference value.

[0089] Next, luminescence halt actuation is explained.

[0090] By the signal outputted from another scanning-line drive circuit (not shown) first established in the perimeter of a pixel 11, the 2nd scanning line (Gbj) of the j-th line is chosen. That is, a low voltage (L level) signal is outputted to the 2nd scanning line (Gbj). Since a gate electrode serves as low voltage (L level), the transistor 122 of a p channel mold will be in an ON state.

[0091] Then, the source and the gate of a transistor 117 connect too hastily, and it becomes off. Consequently, the current supply source to the spontaneous light corpuscle child 121 is intercepted, and luminescence stops.

[0092] By using such luminescence halt actuation, although the spontaneous light corpuscle child's 121 luminescence time amount can be controlled to arbitration, without receiving constraint of 1 train scan time, it becomes possible. As the big advantage, it may become easy to express a middle gradation expression with a time amount gradation method first. Moreover, even if it is the case where a middle gradation expression is expressed by using an analog video signal data current, in order to prevent animation dotage peculiar to a hold mold display, there is an advantage in emitting light in an impulse mold etc.

[0093] (Gestalt 3 of operation) With the gestalt 3 of operation, the example of a flat-surface layout (plan) of the pixel in the display of this invention and luminescence equipment is shown. The pixel circuit of this example is a pixel circuit shown in drawing 3 (B).

[0094] The pixel 11 of eye a j line i train is shown in drawing 6. In drawing 6, the field enclosed with a two-point broken line is equivalent to a pixel 11. The field of a point pattern is the polish recon film. A right going-up slash and right going-down duplex slashes are the conductor film (metal membrane etc.) of a respectively different layer. The BATSU mark shows the point of contact between layers. And the field 86 of a check pattern is equivalent to the spontaneous light corpuscle child's 54 anode plate.

[0095] the bottom of the 1st scanning line (Gaj) -- transistor 71- 75 and 85 are formed. Transistors 76-79 are formed in the bottom of the 2nd scanning line (Gbj). The capacitive element 83 is formed in the bottom of a power-source line (Vi).

[0096] Arrange with the same size three transistors 80-82 which constitute the component for a drive, they are made to adjoin mutually, and are formed. This can make it hard to become large with [between the transistors 80-82 in / the beginning to / the same pixel] a rose. "The juxtaposition write-in tandem drive" which is the configuration of this invention is the technique of making still smaller effect of with a rose which exists from the first among two or more transistors which constitute the component for a drive. Therefore, if two or more transistors with which it was stopped with the rose from the beginning are used for the component for a drive, the effectiveness of this invention can be employed efficiently very greatly, and it is desirable. It becomes still smaller with [of a spontaneous light corpuscle child's luminescence brightness] a rose.

[0097] In addition, about the process which produces the display of this invention, and luminescence equipment, JP,2001-343933,A etc. can be referred to, for example. Although the more nearly symmetrical one about the source and a drain of two or more transistors which constitute the component

for a drive is desirable, a symmetrical thing is not necessarily indispensable.

[0098] (Gestalt 4 of operation) The gestalt 4 of operation explains the example of the configuration of the display of this invention, and luminescence equipment using drawing 7. The example of the overall configuration of the equipment instead of the inside of a pixel is explained.

[0099] The display of this invention and luminescence equipment have the picture element part 1802 by which two or more pixels have been arranged in the shape of a matrix on a substrate 1801. The signal-line drive circuit 1803, the 1st scanning-line drive circuit 1804, and the 2nd scanning-line drive circuit 1805 are arranged at the periphery of a picture element part 1802. A power source and a signal are supplied to the signal-line drive circuit 1803 and the scanning-line drive circuits 1804 and 1805 from the exterior through FPC1806.

[0100] In the example of drawing 7 (A), although the signal-line drive circuit 1803 and the scanning-line drive circuits 1804 and 1805 are accumulated, this invention is not limited to this. For example, the 2nd scanning-line drive circuit 1805 may be lacked. Or the signal-line drive circuit 1803 and the scanning-line drive circuits 1804 and 1805 may be lacked.

[0101] The example of the 1st scanning-line drive circuit 1804 and the 2nd scanning-line drive circuit 1805 is explained using drawing 7 (B). In drawing 7 (B), the scanning-line drive circuits 1804 and 1805 have the shift register 1821 and the buffer circuit 1822, respectively.

[0102] Actuation of the circuit of drawing 7 (B) is explained. A shift register 1821 outputs a pulse one by one based on a clock signal (G-CLK), a clock reversal signal (G-CLKb), and a start pulse signal (G-SP). After current amplification of this pulse is carried out in a buffer circuit 1822, it is inputted into the scanning line. In this way, the scanning line will be in a sequential selection condition one line at a time.

[0103] In addition, a level shifter may be installed in a buffer circuit 1822 if needed. A voltage swing can be changed by the level shifter.

[0104] Subsequently, the example of the signal-line drive circuit 1803 is explained using drawing 7 (C). The signal-line drive circuit 1803 shown in drawing 7 (C) has a shift register 1831, the 1st latch circuit 1832, the 2nd latch circuit 1833, and the current potential conversion circuit 1834.

[0105] Actuation of the circuit of drawing 7 (C) is explained. The circuit of drawing 7 (C) is a circuit at the time of adopting a digital time amount gradation method as middle gradation means of displaying.

[0106] A shift register 1831 outputs a sampling pulse to the 1st latch circuit 1832 one by one based on a clock signal (S-CLK), a clock reversal signal (S-CLKb), and a start pulse signal (S-SP). The 1st latch circuit 1832 of each train reads a digital video signal one by one according to the timing of this pulse. In the 1st latch circuit 1832, if the read in of a video signal is completed to the last train, a latch pulse will be inputted into the 2nd latch circuit 1833. By the latch pulse, the video signals read into the 1st latch circuit 1832 of each train are transmitted to the 2nd latch circuit 1833 of each train all at once. In the electrical-potential-difference current conversion circuit 1834, formal transform processing of the video signal transmitted to the 2nd latch circuit 1833 is carried out suitably, and it is transmitted to a pixel. On-data are changed into a current format among video signals, and current amplification of the off data is carried out with an electrical-potential-difference format. A shift register 1831 and the 1st latch circuit 1832 repeat the above-mentioned actuation as video signal read in actuation of the next line after a latch pulse.

[0107] The configuration of the signal-line drive circuit 1803 of drawing 7 (C) is one example, and when an analog gradation method is adopted, it is carried out to another configuration. Moreover, it can be made other configurations even if it is the case where a digital time amount gradation method is adopted.

[0108] (Gestalt 5 of operation) The gestalt 5 of operation explains the effectiveness of this invention using the characteristic curve (drawing 8) of a transistor. In order to simplify explanation, the number explains two cases to the transistor which constitutes the component for a drive at an example. Suppose that it is as drawing 2 (B) as pixel circuitry. Moreover, since the characteristic curve of the transistor used here simplifies, it has made it ideal, and it has some difference with an actual transistor. For example, the channel length modulation is made into zero.

[0109] The current which flows the potential of V_g and a drain between V_d and a source drain in the potential of the gate is set to I_d on the basis of the potential of the source of a transistor. However, a forward negative sense is set up suitably (positive/negative is replaced when a transistor is a p channel mold). Setting to drawing 8 (A) and (B), curves 801-804 are I_d - V_d characteristic curves under a certain fixed gate potential V_g . A dashed thick curve 805 shows the I_d - V_d change under the conditions which made V_g and V_d equal by short-circuiting the gate and a drain about one side of two transistors which constitute the component for a drive. That is, the electrical characteristics (electric field effect mobility, threshold voltage value) of this transistor proper are reflected in the dashed thick curve 805. Similarly, a double dashed thick curve 806 shows the I_d - V_d change under the conditions which made V_g and V_d equal by short-circuiting the gate and a drain about one [which constitutes the component for a drive] of other transistors.

[0110] the electrical characteristics from which two transistors from which drawing 8 (A) and (B) constitute the component for a drive differed respectively -- **** -- when it is, "the juxtaposition write-in tandem drive" which is the configuration of this invention investigates in drawing what happens to a spontaneous light corpuscle child drive current. Drawing 8 (A) is an example when the difference in electric field effect mobility is great especially between two transistors. Drawing 8 (B) is an example when the difference in a threshold voltage value is great especially between two transistors. As a conclusion, by each ****, a spontaneous light corpuscle child drive current becomes as it is shown by the die length of the triangular arrow head of 807. This is explained briefly [below].

[0111] First, as a characteristic curve of transistors 38 and 39, each is equal and the case where a dashed thick curve 805 corresponds is considered.

[0112] At the time of data current writing, the transistors 31-36 of drawing 2 (B) serve as ON. Since transistors 31-34 serve as ON, the gate and a drain short-circuit with two transistors 38 and 39 which constitute the component for a drive. Therefore, the operating point of transistors 38 and 39 is a point on a dashed thick curve 805, and is one certain point decided by the data current value I_W . Now, this operating point considers as the intersection of 805 and 801. That is, it is made into twice the axis-of-ordinate value I_d of the intersection of 805 and 801 for it to be the data current value I_W .

[0113] At the time of spontaneous light corpuscle child luminescence, the transistors 31-36 of drawing 2 (B) become off, and transistors 37 and 42 serve as ON. Since transistors 31-34 become off, the gate potential of transistors 38 and 39 is held still in the state at the time of data current writing. And at the time of spontaneous light corpuscle child luminescence, a transistor 39 operates in a saturation region and a transistor 38 operates in a non-saturation region. The I_d - V_d curve of the transistor 38 at the time of spontaneous light corpuscle child luminescence is expressed with 801, and the I_d - V_d curve of a transistor 39 is expressed with 803.

[0114] On drawing 8 (A), die length and the axis-of-ordinate coordinate of an one-point each chain-line arrow head are equal. The operating point of the transistor 38 at the time of spontaneous light corpuscle child luminescence is a contact of the right end of a left-hand side alternate long and short dash line arrow head, and 801. And the spontaneous light corpuscle child drive current I_E which should be searched for is the axis-of-ordinate coordinate of an alternate long and short dash line arrow head, i.e., the die length of the continuous-line triangular arrow head of 807. In addition, the same situation is materialized also on drawing 8 (B), and the spontaneous light corpuscle child drive current I_E which should be searched for is the die length of the continuous-line triangular arrow head of 807. The spontaneous light corpuscle child drive current I_E which each of characteristic curves of a transistor 38 and characteristic curves of a transistor 39 should search for as a result when equal serves as magnitude of the quadrant of the data current value I_W .

[0115] Next, the case where a double dashed thick curve 806 corresponds as a characteristic curve of a transistor 38, and a dashed thick curve 805 corresponds as a characteristic curve of a transistor 39 is considered. The data current value I_W presupposes that it is the same as that of the case where 805 all corresponds as a characteristic curve of the transistors 38 and 39 described in the top.

[0116] At the time of data current writing, the gate and a drain short-circuit with two transistors 38 and 39 which constitute the component for a drive of drawing 2 (B). Therefore, the operating point of a

transistor 38 is a point on a double dashed thick curve 806, and the operating point of a transistor 39 is a point on a dashed thick curve 805. And the sum of the axis-of-ordinate coordinate of the operating point of a transistor 38 and the axis-of-ordinate coordinate of the operating point of a transistor 39 is the data current value I_W . Therefore, the operating point of a transistor 38 turns into an intersection of 806 and 802. The operating point of a transistor 39 turns into the point on a curve 805 that the operating point and the axis-of-abscissa coordinate of a transistor 38 are equal.

[0117] At the time of spontaneous light corpuscle child luminescence, since the transistors 31-34 of drawing 2 (B) become off, the gate potential of transistors 38 and 39 is held still in the state at the time of data current writing. And at the time of spontaneous light corpuscle child luminescence, a transistor 39 operates in a saturation region and a transistor 38 operates in a non-saturation region. The Id-Vd curve of the transistor 38 at the time of spontaneous light corpuscle child luminescence is expressed with 802.

[0118] The two-point each chain-line arrow head which is in this axis-of-ordinate coordinate value on drawing 8 (A) has equal die length. It is the case where a double dashed thick curve 806 corresponds as a characteristic curve of a transistor 38 which the group of the upper two-dot chain line arrow head is examining now, and a dashed thick curve 805 corresponds as a characteristic curve of a transistor 39. The operating point of the transistor 38 at the time of spontaneous light corpuscle child luminescence is a contact of the right end of this left-hand side two-dot chain line arrow head, and 802. And the spontaneous light corpuscle child drive current I_E which should be searched for is the axis-of-ordinate coordinate of this two-dot chain line arrow head, i.e., the die length of the dash line triangular arrow head (left-hand side) of 807. In addition, the same situation is materialized also on drawing 8 (B), and the spontaneous light corpuscle child drive current I_E which should be searched for is the die length of the dash line triangular arrow head (left-hand side) of 807.

[0119] Moreover, when another, examination in case a dashed thick curve 805 corresponds as a characteristic curve of a transistor 38 and a double dashed thick curve 806 corresponds as a characteristic curve of a transistor 39 can be performed [*****] similarly. Although not stated in detail, the spontaneous light corpuscle child drive current I_E which should ask for drawing 8 (A) and (B) as a result serves as the die length of the dash line triangular arrow head (right-hand side) of 807.

[0120] When still more nearly another, examination in case a double dashed thick curve 805 all corresponds can be similarly performed [*****] as a characteristic curve of transistors 38 and 39. The spontaneous light corpuscle child drive current I_E which should ask for drawing 8 (A) and (B) as a result serves as the die length of the dot line triangular arrow head of 807.

[0121] The outline of how the property of the transistors 38 and 39 which constitute the component for a drive is reflected in the spontaneous light corpuscle child drive current I_E can be seen with a rose from the die length of the triangular arrow head of 807 in drawing 8 (A) and (B).

[0122] For the comparison, the narrow angle arrow head of 808 and the wide angle arrow head of 809 are also carried to drawing 8 (A) and (B). The narrow angle arrow head of 808 is the result of a current input method performing the same examination as the above in the case of the pixel circuit which uses a current mirror mold. That is, when it exists with [the / as the above / same] a property rose between two transistors of a current mirror, it is shown what happens to the spontaneous light corpuscle child drive current I_E . The wide angle arrow head of 809 is the result of performing same examination in the case of the pixel circuit of a volt input method. That is, when it exists with [the / as the above / same] a property rose between the spontaneous light corpuscle child drive transistors of a different pixel, it is shown what happens to the spontaneous light corpuscle child drive current I_E .

[0123] The following point understands the triangular arrow head of 807 of drawing 8 (A) and (B), the narrow angle arrow head of 808, and the wide angle arrow head of 809 from a comparison.

[0124] First, by the triangular arrow head of 807, and the narrow angle arrow head of 808, as long as there is nothing with a property rose even between two transistors in the same pixel, the characteristic curve of a transistor becomes fixed [805 or 806 / the spontaneous light corpuscle child drive current I_E]. That is, it is enough, if it is not necessary to arrange the property of a transistor uniformly with the whole substrate by the current input method also in the pixel circuit using a current mirror mold, or the

pixel circuit of "the juxtaposition write-in tandem drive" of this invention and controls even with [between two transistors in the same pixel] a property rose. This point is very dominance to the pixel circuit of a volt input method.

[0125] However, if it exists with [between two transistors in the same pixel] a property rose, by the narrow angle arrow head of 808, it will become large with [of the spontaneous light corpuscle child drive current IE] a rose. That is, in the pixel circuit using a current mirror mold, the effect of with the property rose between two transistors in the same pixel will appear violently by the current input method. In the case of being extreme, there is risk of becoming large with [of the spontaneous light corpuscle child drive current IE] a rose rather than the pixel circuit of a volt input method. In the pixel circuit of this point and "the juxtaposition write-in tandem drive" of this invention, the effect of with the property rose between two transistors in the same pixel is controlled considerably. The direction is serious although the whole substrate is covered with [of a transistor] a property rose rather than the inside of the same pixel with an actual indicating equipment and luminescence equipment. Therefore, if controlled with [between two transistors in the same pixel] a property rose just like [of "the juxtaposition write-in tandem drive" of this invention] a pixel circuit, the problem of it will almost be lost practically.

[0126] With the gestalt 5 of this operation, the number explained two cases to the transistor which constitutes the component for a drive about the effectiveness of this invention at the example. However, the same situation is materialized by the number to the transistor which constitutes the component for a drive at three or more cases.

[0127] (Gestalt 6 of operation) With the gestalt 6 of operation, some electronic equipment carrying the display of this invention and luminescence equipment etc. is illustrated.

[0128] As electronic equipment carrying the display of this invention, and luminescence equipment, a monitor, A video camera, a digital camera, a goggles mold display (head mount display), A navigation system, a sound system (an audio component stereo, car audio, etc.), a note type personal computer, a game device, and a Personal Digital Assistant (a mobile computer --) The picture reproducers (equipment equipped with the display which specifically reproduces record media, such as Digital Versatile Disc (DVD), and can display the image) equipped with the record medium, such as a cellular phone, a handheld game machine, or a digital book, etc. are mentioned. About especially electronic equipment with many opportunities to see a screen from across, since importance is attached to the size of an angle of visibility, it is desirable to use luminescence equipment. The example of these electronic equipment is shown in drawing 9.

[0129] Drawing 9 (A) is a monitor. This example contains a case 2001, susceptor 2002, a display 2003, the loudspeaker section 2004, and video input terminal 2005 grade. The display of this invention and luminescence equipment can be used for a display 2003. Since luminescence equipment is a spontaneous light type, its back light is unnecessary, and it can make a display thinner than a liquid crystal display. In addition, all the information displays the object for personal computers, the object for TV broadcast reception, for an advertising display, etc. are contained in a monitor.

[0130] Drawing 9 (B) is a digital still camera. This example contains a body 2101, a display 2102, the television section 2103, the actuation key 2104, the external connection port 2105, and the shutter 2106 grade. The display of this invention and luminescence equipment can be used for a display 2102.

[0131] Drawing 9 (C) is a note type personal computer. This example contains a body 2201, a case 2202, the display 2203, the keyboard 2204, the external connection port 2205, and the pointing mouse 2206 grade. The display of this invention and luminescence equipment can be used for a display 2203.

[0132] Drawing 9 (D) is a mobile computer. This example contains a body 2301, the display 2302, the switch 2303, the actuation key 2304, and the infrared port 2305 grade. The display of this invention and luminescence equipment can be used for a display 2302.

[0133] Drawing 9 (E) is the picture reproducer (specifically DVD regenerative apparatus) of the pocket mold equipped with the record medium. This example contains a body 2401, a case 2402, a display A2403, a display B2404, the record-media (DVD etc.) read in section 2405, the actuation key 2406, and the loudspeaker section 2407 grade. The display of this invention and luminescence equipment can be

used for a display A2403 and a display B2404. In addition, a home video game machine machine etc. is contained in the picture reproducer equipped with the record medium.

[0134] Drawing 9 (F) is a goggles mold display (head mount display). This example contains the body 2501, the display 2502, and the arm section 2503 grade. The display of this invention and luminescence equipment can be used for a display 2502.

[0135] Drawing 9 (G) is a video camera. This example contains a body 2601, a display 2602, a case 2603, the external connection port 2604, the remote control receive section 2605, the television section 2606, a dc-battery 2607, the voice input section 2608, and actuation key 2609 grade. The display of this invention and luminescence equipment can be used for a display 2602.

[0136] Drawing 9 (H) is a cellular phone. This example contains a body 2701, a case 2702, a display 2703, the voice input section 2704, the voice output section 2705, the actuation key 2706, the external connection port 2707, and the antenna 2708 grade. The display of this invention and luminescence equipment can be used for a display 2703. In addition, a display 2703 can control the power consumption of a cellular phone by displaying a white alphabetic character on a black background.

[0137] If it becomes possible to make high stably a spontaneous light corpuscle child's luminescence brightness in the future, expansion projection of the light containing the image information outputted from the display of this invention and luminescence equipment can be carried out with a lens etc., and it can also use for the projector of a front mold or a rear mold.

[0138] Thus, the applicability of this invention is very wide, and it is possible to use it for the electronic equipment of all fields etc.

[0139]

[Effect of the Invention] This invention constitutes the component for a drive installed in each pixel with two or more transistors in AM mold indicating equipment and luminescence equipment. When reading a data current into a pixel moreover, these two or more transistors are changed into a parallel connection condition, and when making a spontaneous light corpuscle child emit light, these two or more transistors are changed into a series connection condition. Thus, it is characterized by changing suitably the connection condition of two or more transistors which constitute the component for a drive to juxtaposition or a serial. Consequently, the following effectiveness arises.

[0140] First, if even two or more transistors which constitute the component for a drive in the same pixel cannot be found with a rose, the serious defect on display grace in which the nonuniformity of luminescence brightness will appear in the whole display screen is avoidable. That is, when the electrical characteristics of the transistor installed in each pixel are observed over the whole substrate, they have with [remarkable] a rose. It can prevent that it is reflected in the spontaneous light corpuscle child drive current IE with [this] a rose, and it serves as nonuniformity of luminescence brightness in the whole display screen. However, if even two transistors of the current mirror in the same pixel cannot be found with a rose in the case of the pixel circuit using a current mirror like drawing 10 (A), it can prevent becoming the nonuniformity of luminescence brightness in the whole display screen. This invention has the same effectiveness as the case of the pixel circuit using a current mirror like drawing 10 (A) at this point.

[0141] When it exists with a rose between two transistors of the current mirror in the same pixel in the case of the pixel circuit using a current mirror like drawing 10 (A), it becomes impossible however, to prevent that luminescence brightness differs between pixels after all. in that respect -- since the effect is small controlled even if it exists with a rose among two or more transistors which constitute the component for a drive in the same pixel from a case of this invention, so that it becomes a problem practically -- between pixels -- luminescence brightness -- Bala -- ***** can be prevented just.

[0142] moreover, the case of the pixel circuit of drawing 10 (B) -- between pixels -- luminescence brightness -- Bala -- that of ***** can be prevented just. However, the ratio of the data current IW which is written in at a pixel in the case of the pixel circuit of drawing 10 (B), and the spontaneous light corpuscle child drive current IE at the time of making a spontaneous light corpuscle child emit light must be the same value. This is a practically very severe limit. Since the transistor which constitutes the component for a drive from a case of this invention is divided into plurality, it is possible to make larger

than the spontaneous light corpuscle child drive current IE the data current IW written in a pixel.
[0143] This invention is a technique important when manufacturing practical AM mold display and luminescence equipment from having the above advantages.

[Translation done.]

* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] Drawing showing the pixel of the display of this invention, and luminescence equipment.

[Drawing 2] Drawing showing the pixel of the display of this invention, and luminescence equipment.

[Drawing 3] Drawing showing the pixel of the display of this invention, and luminescence equipment.

[Drawing 4] Drawing showing the pixel of the display of this invention, and luminescence equipment.

[Drawing 5] Drawing showing the path of the current in the pixel of the display of this invention, and luminescence equipment.

[Drawing 6] Drawing showing the flat-surface layout of the pixel of the display of this invention, and luminescence equipment.

[Drawing 7] Drawing showing the display of this invention, and luminescence equipment.

[Drawing 8] Drawing showing the property of the transistor which constitutes the component for a drive.

[Drawing 9] Drawing showing the electronic equipment which applied the display of this invention, and luminescence equipment.

[Drawing 10] Drawing showing the pixel of a well-known display and luminescence equipment.

[Translation done.]